

SECTION 2

PRINCIPE DE FONCTIONNEMENT

EXPLICATION DU SCHEMA BLOC	2.1.0
MICROPROCESSEUR CENTRAL (CPU)	2.2.0
CLAVIER	2.3.0
SLAVES 1 ET 2 (CONTROLEURS DU DISQUE D'IMPRESSION ET DU CHARIOT-SOFTWARE)	2.4.0
SLAVES 1 ET 2 (HARDWARE)	2.5.0
AFFICHAGE (DISPLAY)	2.6.0
ALIMENTATION	2.7.0

SECTION 2.I

HT-80 EXPLICATION DU SCHEMA BLOC

(SYSTEM DIAGRAM)

La figure 1 représente le schéma de l'électronique de la HT-80. Ce schéma ne montre que les parties essentielles du système.

Le microprocesseur central (CPU), le contrôleur du clavier (KEYBOARD CONTROLLER) le contrôleur d'affichage (DISPLAY CONTROLLER), les SLAVES 1 et 2, sont tous des microprocesseurs. LE CPU (microprocesseur central) est un INTEL 8085. Il contrôle toute la machine. Ce processeur utilise aussi deux mémoires externes :
- une mémoire ROM qui contient le programme et les données constantes, - une mémoire RAM pour le stockage temporaire de données ou informations telles que textes, etc. La batterie de sauvegarde (BATTERY BACK UP) sert à protéger le contenu de la mémoire RAM en cas de coupure de courant. Ce microprocesseur central requiert également une impulsion d'horloge dont la fréquence est égale à deux fois sa fréquence interne. Ce signal lui est fourni par l'horloge principale (MASTER CLOCK) dont la fréquence est de 6MHz.

Le transfert des données entre le CPU et la mémoire se fait par le bus d'adresses et données (ADDRESS DATA + CONTROL BUS). Ce même bus est aussi utilisé pour la communication avec les autres microprocesseurs (excepté dans le cas du contrôleur clavier (KEYBOARD CONTROLLER). Le contrôleur clavier communique avec le CPU au moyen d'une simple connection - SERIAL LINK - appelée "hand shake routine" ou dialogue.

Les contrôleurs du disque d'impression (SLAVE 1) et du chariot (SLAVE 2) ainsi que celui d'affichage (DISPLAY CONTROLLER) sont tous des microprocesseurs INTEL 8041. Ces microprocesseurs ne requièrent pas de mémoires externes, étant donné que les deux, ROM et RAM, font partie intégrante des processeurs. Tous cependant nécessitent un signal d'horloge de fréquence égale à deux fois leur fréquence interne. Ce signal est donné par l'horloge principale également (6MHz)

Le contrôleur du clavier est un microprocesseur FAIRCHILD F8 qui possède ses propres mémoires internes ROM et RAM. Le F8 nécessite une fréquence correspondant à la moitié de celle émise par l'horloge mère.

SLAVE 1 commande la sélection du disque d'impression au moyen d'un moteur pas à pas. La position et la direction du disque d'impression sont contrôlées par un disque à fentes qui tourne entre deux cellules photo-transistors. Ce système de circuit fermé permet d'avoir un contrôle de la position du moteur avec une précision de l'ordre du demi pas. SLAVE 1 contrôle également l'électro-aimant du verrou qui immobilise le disque d'impression pendant l'impression, le déplacement du papier, le marteau d'impression, l'élévation du ruban et la correction. La commande du correcteur est à double fonction, c'est-à-dire que l'avance et l'élévation du ruban se font en même temps.

La fonction du Slave 2 est de déterminer la position du chariot. Le déplacement du chariot est contrôlé par un disque à fentes et une cellule phototransistor comme pour le Slave 1. Les interrupteurs du disque d'impression sont utilisés pour d'autres variantes de disques d'impression. Slave 2 commande également la sonnette.

Le contrôleur de l'affichage (DISPLAY CONTROLLER) a pour tâche de multiplexer un affichage de 20 caractères avec une matrice de 12 x 5 points. Ce type d'affichage requiert une tension élevée.

Le contrôleur du clavier commande une matrice de 10 x 8 points permettant l'utilisation maximum de 80 touches. En outre, celui-ci commande également d'autres "sélecteurs" pour l'espacement, la puissance de frappe, etc. Un autre interrupteur (KEY ARRANGEMENT SELECTION) permet de modifier le code de sélection des touches. La disposition des boutons de cet interrupteur permet l'utilisation de claviers différents en changeant également la protection du clavier.

Le schéma bloc montre également l'alimentation qui, pour les microprocesseurs et la logique est de + 5 V. Les autres tensions utilisées sont le + 30 V, le + 8 V et l'alimentation de secours (STANDBY).

SECTION 2.2

PLAQUE UNITE CENTRALE (CPU)

E

A B C D E F G H J K L M N O P Q R S T U V W X Y Z

HT-80

2.2.0

PLAQUE UNITE CENTRALE (CPU) (SCHEMA HS-161)

Au centre de la plaque CPU se trouve le microprocesseur central INTEL 8085. Ce microprocesseur est le plus puissant de tous les microprocesseurs utilisés dans la machine. De ce fait, il constitue l'unité de commande centrale des autres microprocesseurs.

A l'exception du clavier, qui est connecté au CPU, via le "SERIAL LINK", toutes les informations, y compris celles allant ou venant de sa propre mémoire, transitent par le microprocesseur central et sont véhiculées par le bus données, adresses et contrôle (ADRESS DATA + CONTROL BUS). La mémoire est divisée en deux parties : - Une mémoire PROM (Programmable Read Only Memory), programmée par le constructeur, contenant toutes les informations constantes qui permettent au microprocesseur de faire son travail ou programme. Cette mémoire ne peut être que "lue" et il n'est pas possible de la modifier. En outre, les informations ou données qui y sont contenues ne se perdent pas si l'on coupe le courant. Ces instructions sont stockées par octets (bytes) ou "mots" de 8 bits (voir terminologie) et constituent le "programme". Ce programme peut être de 2048 à 16384 octets, étant donné que chaque PROM 2716 contient 2048 octets. - Une mémoire RAM (Random Access Memory) ou mémoire à accès aléatoire, programmable par l'utilisateur. Cette mémoire peut être "lue" et "modifiée". Elle est utilisée pour le stockage temporaire des informations telles que : position des marges, des cavaliers Tab, textes, etc. Cette mémoire est constituée de blocs de 1024 octets et peut avoir une capacité maximale de 8192 octets. Chaque bloc de 1024 octets est divisé en deux. RAM 1 et RAM 2 pour les premiers 1024 octets, RAM 3 et 4 pour le second bloc, RAM 5/6 pour le troisième, RAM 7/8 pour le quatrième, RAM 9/10 pour le cinquième, RAM 11/12 pour le sixième, RAM 13/14 pour le septième, et RAM 15/16 pour le huitième bloc de 1024 octets. Les circuits intégrés des RAM 1, 3, 5, 7, 9, 11, 13 et 15 contiennent les "bits" de plus faible poids du "mot" (D0-D3). Les circuits intégrés des RAM 2, 4, 6, 8, 10, 12, 14 et 16 contiennent les "bits" de poids fort (D4-D7). Cette mémoire RAM est volatile, c'est-à-dire que les informations se perdent quand on coupe le courant. C'est pourquoi elle est protégée par une batterie de secours (Battery Back-up). Les 8 lignes du bus données (D0-D7) servent au transfert des informations allant ou venant : - des mémoires, - du contrôleur du disque d'impression Slave 1 (circuit intégré 1A), - du contrôleur du chariot Slave 2 (circuit intégré 1C), - du contrôleur de l'affichage (display).

Les 16 lignes adresses (A0-A15) servent à adresser une location bien déterminée en mémoire (RAM ou PROM) ou un microprocesseur particulier. Dans le but d'économiser des broches de connection sur le microprocesseur central (circuit intégré 7D), les 8 "bits" de plus faible poids du bus adresse (A0-A7) sont multiplexés par le bus de données. Durant la première partie du cycle instruction * les 8 bits de poids faible de l'adresse sont stockés dans un registre à 8 bits (1C 7F).

E

Le CONTROL BUS (lignes de commande) possède les lignes spécifiques suivantes :

- Adress Latch Enable (ALE) : Cette ligne passe à "1" (logique) pendant la première impulsion d'horloge du cycle machine et permet aux 8 premiers bits de l'adresse d'être mémorisés dans le registre (7F).
- Read ($\overline{RD}$) : Un niveau "0" sur cette ligne indique que la mémoire ou l'entrée/sortie sélectionnées seront lues et que le bus de données est prêt à assurer le transfert.
- WRITE ($\overline{WR}$) : Un niveau "0" sur cette ligne indique que l'instruction présente sur le bus des données va être écrite (mémorisée) dans la position d'adresse choisie (RAM seulement) ou dans un microprocesseur bien précis.
- $IO/\overline{M}$: Cette ligne est utilisée en parallèle avec les lignes adresses pour adresser un microprocesseur bien précis.
- RESET OUT : Indique que le microprocesseur central va être remis à zéro et sera utilisé pour mettre tous les autres microprocesseurs à zéro.
- CLK : La fréquence de ce signal d'horloge est de 3 MHz. Cette ligne n'est utilisée que pour donner les impulsions d'horloge nécessaires au contrôleur du clavier.

Les autres entrées et sorties du microprocesseur principal (8085A) non utilisées comme faisant partie du "CONTROL BUS" sont S0 et S1. Celles-ci sont utilisées en parallèle avec la ligne $IO/\overline{M}$ pour indiquer l'état du microprocesseur (voir tableau ci-dessous).

$IO/\overline{M}$	S1	S0	ETAT μP (STATUS)
0	0	1	ECRIT DANS LA MEMOIRE (MEMORY WRITE)
0	1	0	LIT DANS LA MEMOIRE (MEMORY READ)
1	0	1	ECRIT E/S (I/O WRITE)
1	1	0	LIT E/S (I/O READ)
0	1	1	EFFECTUE LE CODE RECHERCHE (OPCODE FETCH)
1	1	1	RECONNAISSANCE D'UNE DEMANDE D'INTERRUPTION
*	0	0	ARRET (HALT) EXTERNE
*	X	X	DEMANDE EXTERNE (HOLD)
*	X	X	LIGNE D'INITIALISATION (RESET)

(INTERRUPT ACKNOWLEDGE)

* = 3 états (haute impédance)

X = indéterminé

* Un cycle instruction représente le nombre d'instructions que le microprocesseur doit accomplir pour réaliser une instruction complète.

PLAQUE UNITE CENTRALE (CPU 2) (SCHEMA HS-161)

Au centre de la plaque CPU se trouve le microprocesseur central INTEL 8085. Ce microprocesseur est le plus puissant de tous les microprocesseurs utilisés dans la machine. De ce fait, il constitue l'unité de commande centrale des autres microprocesseurs.

A l'exception du clavier, qui est connecté au CPU via le "SERIAL LINK", toutes les informations, y compris celles allant ou venant de sa propre mémoire, transitent par le microprocesseur central et sont véhiculées par le bus de données (DATA BUS).

La mémoire est divisée en deux parties :

-Une mémoire PROM (Programmable Read Only Memory), programmée par le constructeur, contenant toutes les informations constantes qui permettent au microprocesseur de faire son travail ou programme. Cette mémoire ne peut être que "lue" et il n'est pas possible de la modifier. En outre, les informations ou données qui y sont contenues ne se perdent pas même si l'on coupe le courant. Ces instructions sont stockées par octets (bytes) ou "mots" de 8 bits (voir terminologie) et constitue le "programme". Ce programme est contenu dans des PROMS 2732 dont la capacité est, pour chaque PROM, de 4096 octets.

-Une mémoire RAM (Random Access Memory) programmable par l'utilisateur. Cette mémoire peut être "lue" et "modifiée". Elle est utilisée pour le stockage temporaire des informations telles que : position des marges, des cavaliers de tabulation, textes, ect. Cette mémoire est constituée de une ou plusieurs RAMS dont la capacité est, pour chaque RAM, de 2048 octets. Cette mémoire RAM est volatile, c'est-à-dire que les informations se perdent quand on coupe le courant. C'est pourquoi elle est protégée par une batterie de secours (Battery Back-up).

Les 8 lignes du DATA BUS (D0-D7) servent au transfert des informations :

-bidirectionnelles (allant ou venant) : -des mémoires RAMS, - du CONTROLER du disque d'impression Slave 1 (circuit intégré IC1), - du CONTROLER du chariot Slave 2 (circuit intégré IC2), - du CONTROLER de l'affichage (display).

-unidirectionnelles (venant) : des mémoires PROMS.

Les 16 lignes d'adresses, soit ADDRESS BUS (A0-A15), servent à adresser une position bien déterminée de la mémoire (RAM ou PROM) ou un microprocesseur particulier.

Dans le but d'économiser des broches de connection sur le microprocesseur central (circuit intégré IC11), les 8 "bits" de poids faible du bus d'adresses (A0-A7) sont multiplexés par le bus de données. C'est-à-dire que durant la première partie du cycle d'instruction*, les 8 bits de poids faible de l'adresse (A0-A7) sont stockés dans un registre à 8 bits (IC12) et durant la seconde partie du cycle d'instruction, les 8 bits de données (D0-D7) sont émis sur le DATA BUS.

E

* Un cycle d'instruction est défini comme le temps nécessaire à la recherche et à l'exécution d'une opération.

Le CONTROL BUS (lignes de commande) est composé des lignes spécifiques suivantes :

-Address Latch Enable (ALE) : Cette ligne passe au niveau logique "1" pendant la première impulsion d'horloge du cycle d'instruction et permet la mémorisation des 8 bits de poids faibles de l'adresse (A0-A7) dans le registre IC12.

-Read ($\overline{RD}$) : Un niveau logique "0" sur cette ligne indique que la mémoire (RAM ou PROM) ou l'entrée/sortie (microprocesseur SLAVE) sélectionnée sera lue et que le bus de données (DATA BUS) est prêt à assurer le transfert du DATA.

-Write ($\overline{WR}$) : Un niveau logique "0" sur cette ligne indique que le DATA présent sur le bus de données va être écrit (mémorisé) soit dans la position de la mémoire (RAM uniquement) dont l'adresse est donnée sur le bus d'adresses (ADDRESS BUS) ou soit dans un microprocesseur (SLAVE) bien précis.

- $IO/\overline{M}$: Cette ligne est utilisée en parallèle avec les lignes d'adresses pour sélectionner :

avec un niveau logique "1", un microprocesseur (Slave).

avec un niveau logique "0", une position mémoire (RAM ou PROM).

Une combinaison de ce signal $IO/\overline{M}$ avec la commande de lecture ($\overline{RD}$) et avec celle d'écriture ($\overline{WR}$) permet de réaliser, au travers du circuit IC10, les 4 commandes suivantes :

- $\overline{MRD}$ qui est utilisé pour la lecture de mémoire (RAM ou PROM).

- $\overline{IORD}$ qui sert à la lecture d'informations venant des microprocesseurs (SLAVE).

- $\overline{HWR}$ qui permet l'écriture dans une position mémoire (RAM).

- $\overline{IOWR}$ qui sert à l'écriture de commandes dans les microprocesseurs (SLAVE).

-Reset Out : Cette ligne indique que le microprocesseur central est remis à zéro et sert à mettre tous les autres microprocesseurs à zéro.

-Clock (CLK) : Cette sortie génère un signal d'horloge dont la fréquence est de 3 MHz. Cette ligne n'est utilisée que pour donner les impulsions d'horloge nécessaires au fonctionnement du contrôleur clavier (Keyboard Controller).

Les autres entrées et sorties du microprocesseur principal (8085A) non utilisées et faisant partie du CONTROL BUS sont S0 et S1. Celles-ci indiquent les différents états (Status) du microprocesseur.

E

READY : Entrée qui normalement se trouve au niveau logique "1" pendant un cycle d'écriture ou de lecture. Si le signal READY est à "0", le microprocesseur attend le passage à l'état "1" avant de terminer le cycle d'écriture ou de lecture en cours. Cette ligne est utilisée généralement pour des mémoires lentes ou E/S de périphériques.

HOLD : Entrée qui indique qu'une autre unité demande l'usage des bus d'adresses et de données. Après réception de la demande HOLD, le microprocesseur termine le cycle machine en cours. Cette ligne est utilisée pour permettre à l'appareil de test de prendre en main le contrôle de la machine.

HOLD ACKNOWLEDGE (HLDA): Sortie qui indique que le microprocesseur a reçu la demande HOLD et qu'il va libérer les bus lors du prochain cycle d'horloge. Ce signal revient au niveau "0" après disparition du signal HOLD. Cette ligne est aussi utilisée par l'appareil de test.

INTERRUPT REQUEST (INTR) : Entrée utilisée comme demande d'interruption générale. Il n'est échantillonné qu'entre le prochain et le dernier cycle d'horloge d'une instruction et pendant les états HOLD et HALT. Cette ligne n'est pas utilisée par la machine.

INTERRUPT ACKNOWLEDGE (INTA) : Sortie qui passe au niveau "0" quand le microprocesseur reconnaît une demande d'interruption. Elle est également utilisée par l'appareil de test.

RESTART INTERRUPT'S (RST 5.5, RST 6.5 et RST 7.5) : Ces trois entrées sont des demandes d'interruptions avec des priorités différentes. RST 6.5 est utilisé par l'appareil de test. RST 5.5. est utilisé par le clavier. RST 7.5 n'est pas utilisé.

X1, X2 : Ces deux entrées sont connectées au générateur d'horloge de fréquence 6MHz.

SERIAL INPUT DATA LINE (SID) : Entrée utilisée comme ligne d'entrée série des données. Elle est connectée à la ligne des données du contrôleur du clavier.

SERIAL OUTPUT DATA LINE (SOD) : Cette ligne est aussi utilisée pour transférer des données série et comme bit d'acceptation d'entrée du contrôleur clavier.

TRAP : Demande d'interruption spéciale ayant la plus haute priorité (au-dessus des autres interruptions). Elle est aussi utilisée par l'appareil de test.

Le programme contenu dans les PROM's est très long et complexe. Il n'est pas expliqué en détail, étant donné qu'il n'apporte pas grand chose au technicien chargé de réparer la machine chez le client. Cependant, l'organigramme de la page 2.2.4 montre le déroulement des différentes fonctions quand on met la machine "ON".

HT-80 ORGANIGRAMME GENERAL D'INITIALISATION (MACHINE "ON")

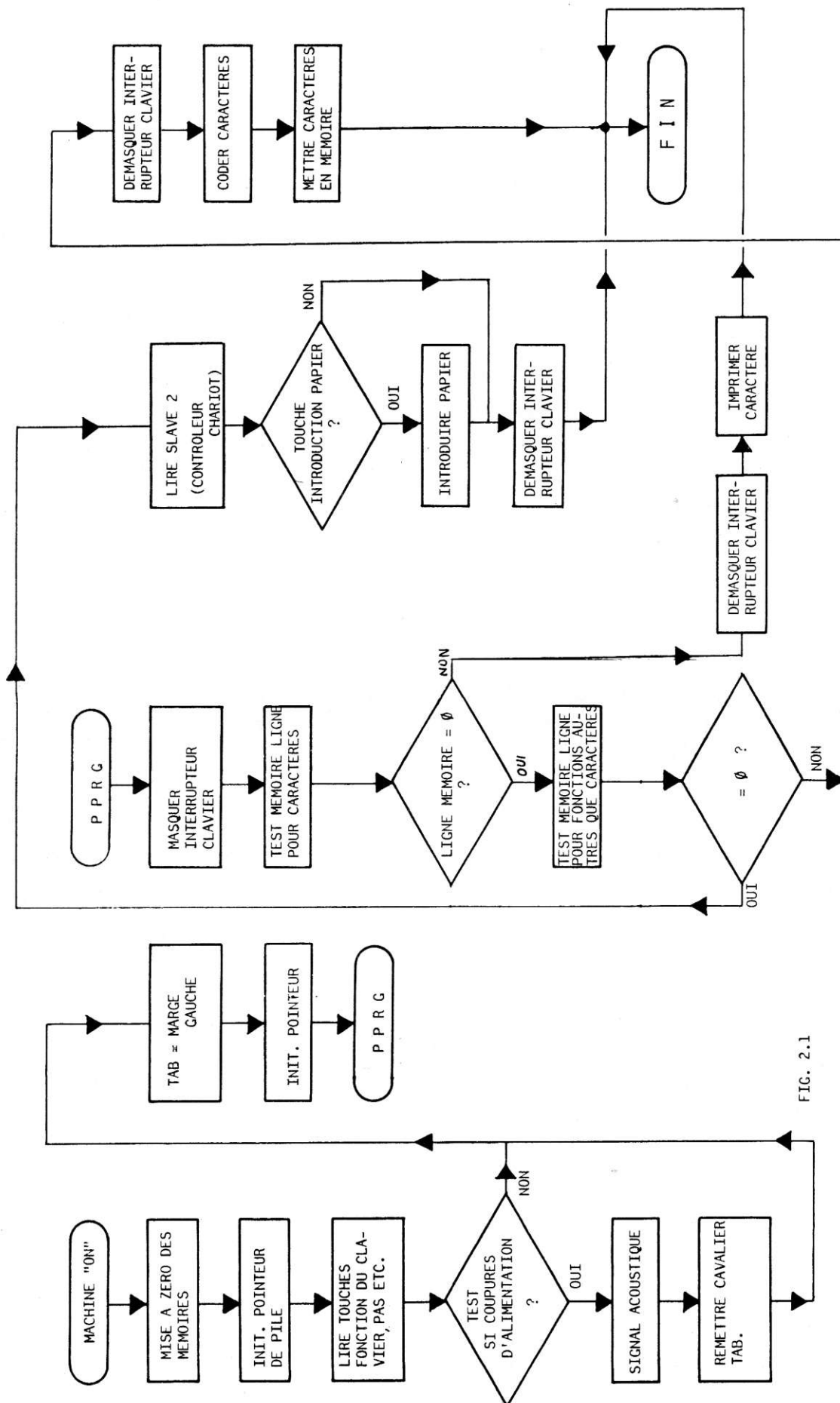


FIG. 2.1

E

2.2.4

HT-80

A B C D E F G H J K L M N O P Q R S T U V W X Y Z

La façon dont un caractère est stocké en mémoire ligne et du plus grand intérêt et explique pourquoi 2 octets sont nécessaires pour stocker l'adresse d'un caractère de 8 bits.

MEMOIRE LIGNE 2 x 200 OCTETS (BYTES)

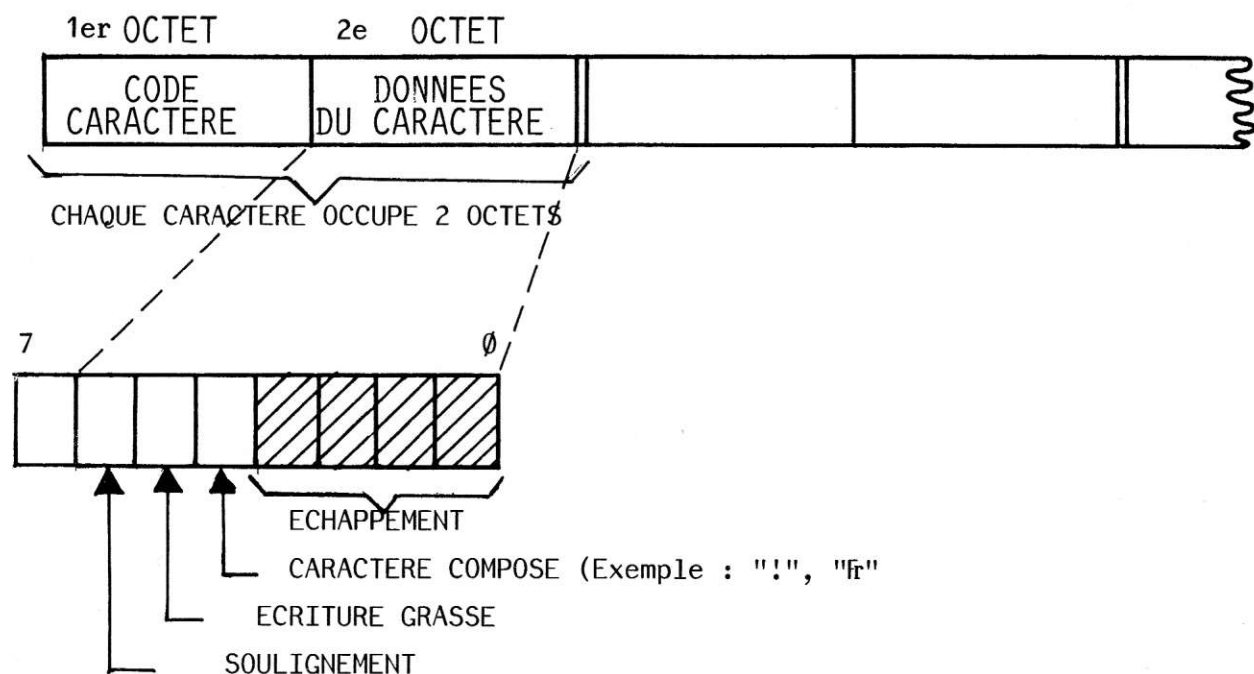


FIG. 2.2

Le diagramme de la figure 2.2 montre que le premier octet contient le code ASCII du caractère et que le second octet contient des informations relatives à ce caractère.

E

SECTION 2.3

CLAVIER

Le clavier comprend 82 touches et sélecteurs divisés de la façon suivante : 48 touches à caractère, 29 touches de fonction et 5 sélecteurs de fonction. Le clavier a été conçu de façon à pouvoir être utilisé pour plusieurs pays. Pour cela il suffit simplement de changer la protection du clavier ainsi que les quelques touches nécessaires et aussi de modifier la combinaison des interrupteurs clavier (KEY ARRANGEMENT). Ces interrupteurs sont situés sur le côté droit du clavier et sont accessibles en soulevant la protection du clavier. La combinaison des interrupteurs en rapport avec les pays est indiquée dans la partie "réglages". (voir manuel de maintenance p. 5.2)

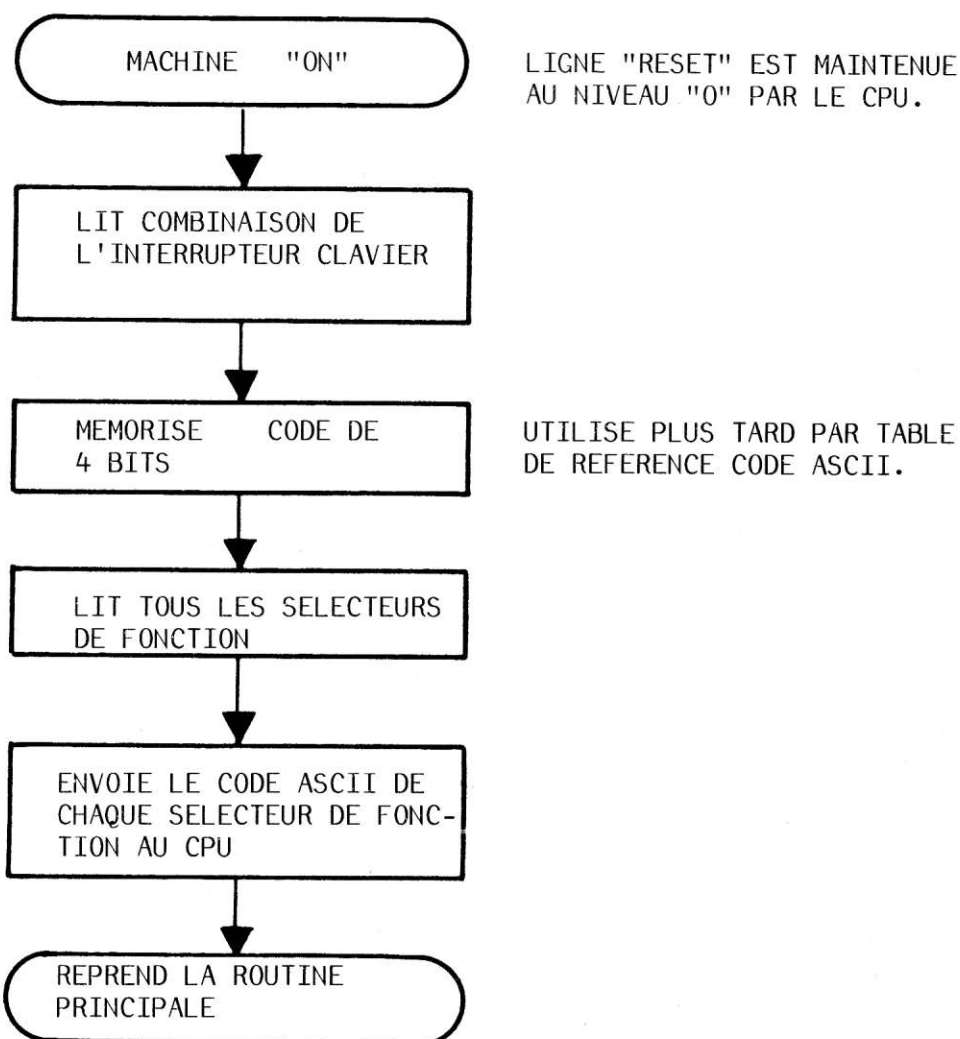
Le contrôleur du clavier (KEYBOARD CONTROLLER) est un microprocesseur FAIRCHILD F8 (ou émulateur KS-262 ou MK-3870). Comme tous les autres microprocesseurs utilisés dans la machine, celui-ci est à 8 bits parallèles. Ce microprocesseur F8 est un mono chip, c'est-à-dire que ces mémoires ROM et RAM font partie intégrante de celui-ci. Ceci veut dire également que le nombre de circuits intégrés requis est minime, soit 6 seulement pour le contrôleur du clavier. Le schéma électrique du contrôleur du clavier (HS-160) montre le microprocesseur au centre avec ses différentes entrées et sorties. Celles-ci sont pour la plupart des lignes bi-directionnelles (P00 à P57), ce qui veut dire que ces lignes peuvent être utilisées comme entrées ou comme sorties. Ces lignes E/S se divisent en 4 "ports" à 8 bits : P00 à P07, P10 à P17, P40 à P47 et P50 à P57. Les autres connexions avec le processeur sont : l'horloge (XTL 2) en provenance de la plaque CPU, l'alimentation 5 V (VCC & GRD) venant de la plaque CPU, POWER ON RESET, (RESET) et BIT ACKNOWLEDGE (EXT INT), tous deux connectés au CPU.

Les touches sont arrangées dans une matrice de 10 x 8, X0 à X7 et Y1 à Y10 (voir schéma). Quand on presse une touche un contact se fait entre l'une des lignes X et Y. Pour savoir laquelle des touches a été pressée le microprocesseur balaye chacune des combinaisons XY. Ceci est réalisé en mettant au niveau "0", l'une après l'autre, chacune des lignes X et en lisant l'état des lignes Y correspondantes. Les coordonnées de XY sont alors stockées par le microprocesseur. Le temps nécessaire pour un balayage complet est de 4 mS*. Pour éviter des erreurs de lecture dues aux rebondissements du contact, la touche doit être pressée pendant un temps correspondant à 3 balayages successifs, soit 12 mS. Les lignes X sont connectées à un décodeur BCD décimal (74 LS 145) qui convertit un code binaire de 4 bits en une sortie de dix sélections.

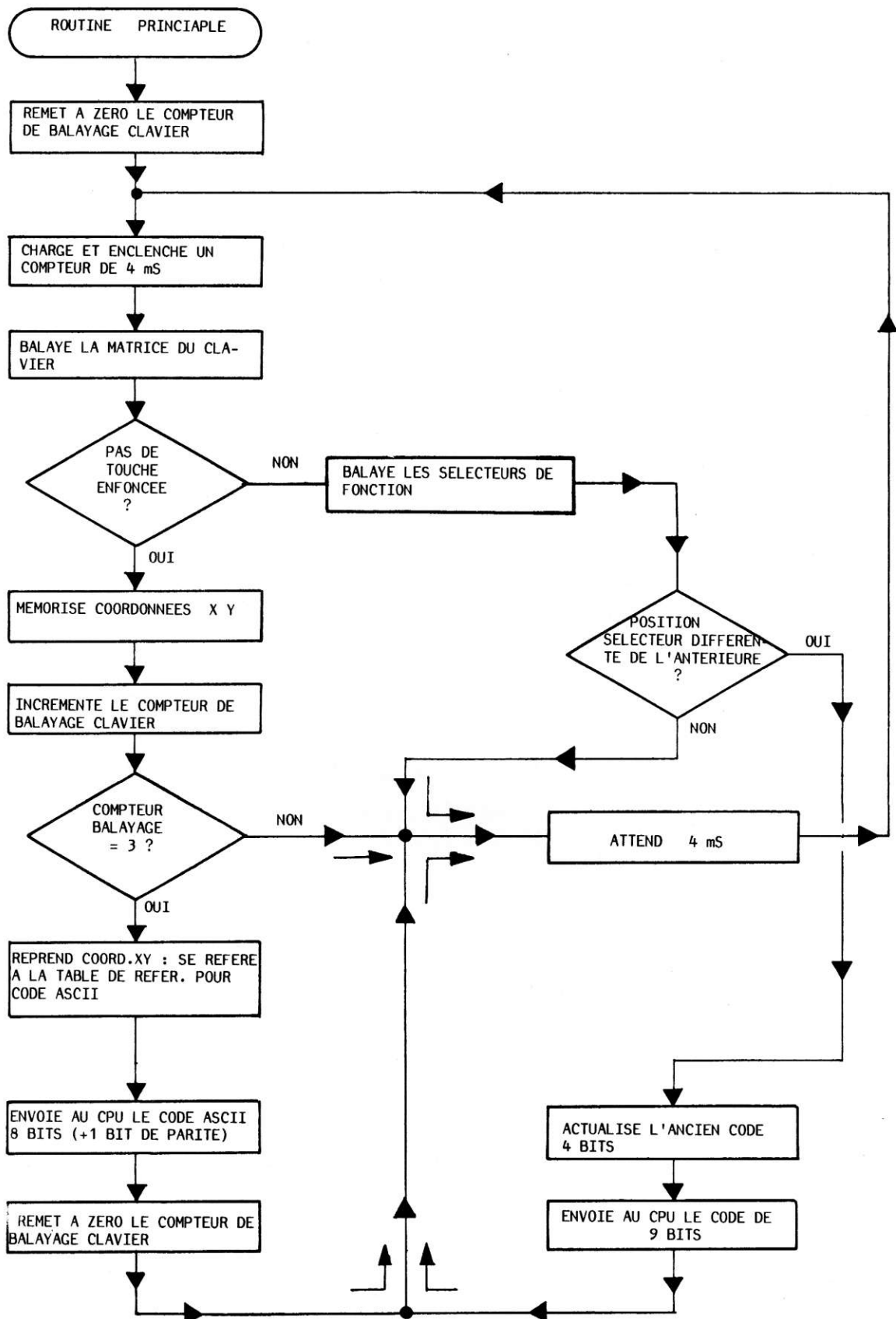
*(TEMPS NECESSAIRE POUR LIRE TOUTES LES TOUCHES)

Les sorties de cet IC sont en logique négative, c'est-à-dire que quand une ligne est sélectionnée, celle-ci est au niveau "0" et toutes les autres sorties se trouvent au niveau "1". Les entrées de cet IC, A, B, C et D proviennent des sorties du microprocesseur P00 à P03, via 4 inverseurs. Ces inverseurs ne sont pas là parce que les signaux doivent être inversés, mais plutôt parce que le microprocesseur ne peut pas commander plus d'une charge. (une charge = 1 entrée de porte TTL). Le décodeur est utilisé dans le but principal d'économiser des E/S (Ports) sur le processeur. Cette méthode de balayage est parfois appelée "walking zero" (promenade zéro).

Les sélecteurs de fonction sont balayés de la même façon que les touches à caractères, mais les coordonnées XY ne sont pas nécessaires, étant donné qu'il y a très peu de sélecteurs. Quand une touche a été enfoncée pendant 3 balayages successifs, le microprocesseur se réfère à une table de conversion interne pour convertir les coordonnées XY en code ASCII. Celui-ci est alors envoyé au CPU à travers une connection série (SERIAL LINK). La table de référence à laquelle se réfère le microprocesseur dépend de la combinaison de l'interrupteur clavier. Cette combinaison est lue chaque fois que l'on met la machine "ON". L'organigramme ci-dessous montre les principales routines accomplies par le contrôleur de clavier.



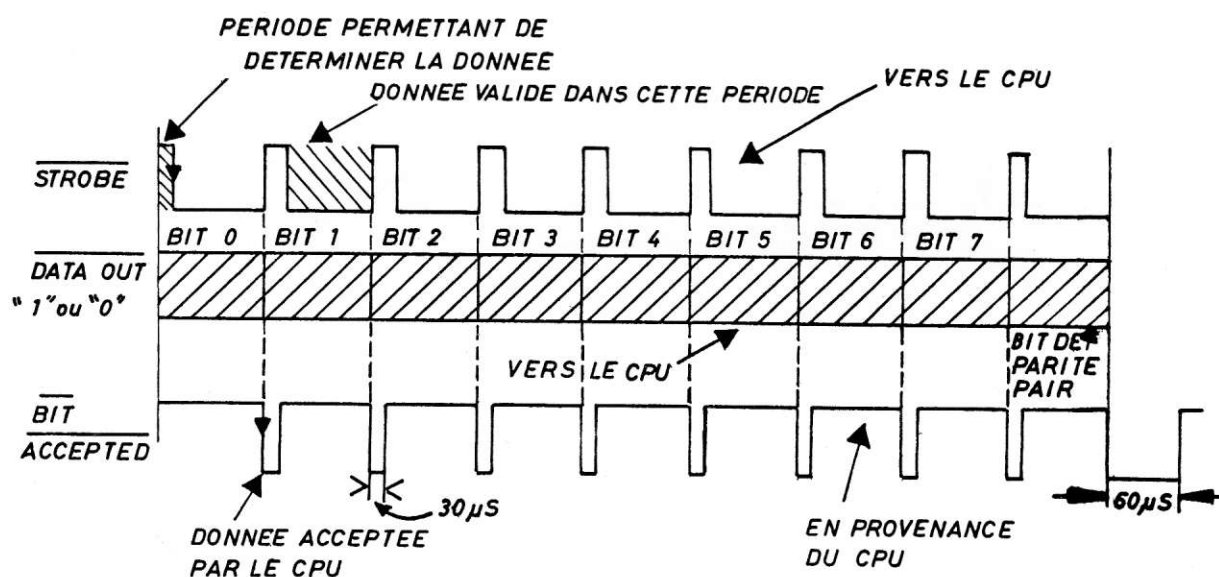
E



E

Le code ASCII de 8 bits (+1 bit de parité) pour chaque touche est envoyé au CPU par une connection série (SERIAL LINK) selon la méthode du "dialogue". Cette méthode requiert 3 lignes qui sont : DATA OUT, STROBE et BIT ACKNOWLEDGED. La communication avec le CPU se fait de la façon suivante :

- Quand le contrôleur clavier est prêt à envoyer au CPU le code de 9 bits, il met le premier bit du code sur la ligne DATA OUT puis met la ligne STROBE au niveau "0", ce qui dit au CPU qu'un bit de donnée est disponible.
- Quand le CPU a lu ce bit, il met la ligne BIT ACKNOWLEDGED au niveau "0", disant ainsi au contrôleur du clavier que le bit a été lu.
- Le contrôleur du clavier remet alors la ligne STROBE au niveau "1" et tout ce processus se répète jusqu'à ce que les 8 bits, plus le bit de parité, aient été transmis.



Le croquis ci-dessus (Fig. 2.5) montre le diagramme du temps de transfert des bits entre le contrôleur du clavier et le CPU. Les 3 pages suivantes donnent le code ASCII pour le clavier des groupes 1 et 2, ainsi que la disposition du clavier.

REMARQUE : VOIR SECTION 3 POUR LES COMBINAISONS DES INTERRUPTEURS CLAVIER
(KEYBOARD VARIANT SWITCHES)

HT-80 CODES CLAVIERS GROUPES AB

HI LO	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	HI LO
O	—	PASSMA ²	SPACE ⁷⁶	0	@	P	l	p	° (degré)	S/L	1/	ã	LEMSET ¹	CORR ¹⁷		LFLFN4	0
1		SPROT ^{c+76}	—	1	A	Q	a	q	€		kg	ë	RIMSET ²¹	CORPL ^{c+79}	VMON ²⁰	LFLFN5	1
2		TR SEP. " "	" "	2	B	R	b	r	§		Bs	ì	HTCLN ^{c+22}	CODE ⁷⁴	VMOFF ²⁰	JUST	2
3		CENTER ³⁷	#	3	C	S	c	s	μ		Fr	õ	HTSET ³⁹	RES1 ⁷⁸	BLDON ¹⁹	AUTCR	3
4		DECTAB ³⁵	\$	4	D	T	d	t	'n			ä	HTCLR ⁵⁷	RES2 ⁷⁹	BLDOFF ¹⁹	NORM	4
5		(MEM) —	%	5	E	U	e	u	/ LC			ö	HTRES ^{c+57}	RES3 ⁸⁰	UNDON ¹⁸	PITØ6	5
6		HT ²²	&	6	F	V	f	v	2			ü	BS ⁴⁵	RES4 ^{c+78}	UNDOFF ¹⁸	PIT1Ø	6
7		STOP ⁵⁵ (CRLPV)	' (apostroph)	7	G	W	g	w	3	Pts		Ä	BTAB ⁴⁶	RES5 ^{c+79}	REPON [—]	PIT12	7
8		(CRLFAV)	(	8	H	X	h	x	¿	iva		Ö	SHFEED ⁷³	RES6 ^{c+80}	REPOFF [—]	PITMP	8
9		(CRLFA)	)	9	I	Y	i	y	¡	1/2		Ü	RELOC ⁷⁰	PAEND ^{c+72}	HAM1	PITPR	9
A			*		J	Z	j	z	0	1/4		é	SPDISD ⁷⁷		HAM2	CLM	A
B		HLF ^{c+36}	+		K	[	k	•• uc	α	3/4	ê	ù	LF ³⁶		HAM3	WFMT	B
C		HLFBAC ^{c+54}	,		L	β	l	•• LC		1/8	!	ç	BLF ⁵⁴		HAM4	WTEXT	C
D	BATAB ^{c+16}	BSCAR ^{c+15}	— c+" "	=	M	J	m	LC	⋮	3/8	;	ç	PASET ⁷²		LFLFN1	SEARCH	D
E	EJECT ⁷¹	CRLF ⁵³	•	f	N	^ LC	n	~ uc	†	5/8	π		DISPL ³⁸		LFLFN2	RDM	E
F	(VMSET)	MINSP ⁷⁵	/	? .	O	—	o	~ LC	1	7/8	~N	MEM ⁵⁶	EXIT ^{c+55}		LFLFN3	—	F

E

HT-80 CODES CLAVIERS GROUPES CD

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	—	PASSMA ₂	SPACE	0	@	P	—	p	° degré	√ _{uc}	1/	í	LMSET ₁	CORR ₁₇		LFLEN4
1		SPROT _{C+76}	—	1	A	Q	a	q	£	√ _{LC}	è	ú	RIMSET ₂₁	CORPL _{C+17}	VMON ₂₀	LFLEN5
2		TRSEP _"	//	2	B	R	b	r	¶	§	t'	ô	HTCLN _{C+22}	CODE ₇₄	VMOFF ₂₀	JUST
3		CENTER ₃₇	#	3	C	S	c	s	˘ _{uc}	Æ		ù	HTSET	RES1 ₇₈	BLDON ₁₉	AUTCR
4		DECTAB ₃₅	\$	4	D	T	d	t	/ _{uc}	æ	Å	ä	HTCLR ₃₉	RES2 ₇₉	BLDOFF ₁₉	NORM
5		(MEN)	%	5	E	U	e	u	/ _{LC}	œ	č	ö	HTRES _{C+57}	RES3 ₈₀	UNDON ₁₈	PITØ6
6		HT ₂₂	&	6	F	V	f	v	^ _{LC}	—	ě	ü	BS ₁₅	RES4 _{C+78}	UNDOFF ₁₈	PIT1Ø
7		STOP ₅₅ (apostroph.)	'	7	G	W	g	w	—	—	ň	Ä	BTAB ₁₆	RES5 _{C+79}	REPON	PIT12
8		(CRLPV)	(	8	H	X	h	x	ø		ř	ö	SHFEED ₇₃	RES6 _{C+80}	REPOFF	PITMP
9		(CRLFAV)	)	9	I	Y	i	y	†	1/2	š	ø	RELOC	PAEND _{C+72}	HAM1	PITPR
A		(CRLFA)	*	:	J	Z	j	z	0	1/4	ž	é	SPDISP ₇₀		HAM2	CLM
B		HLF _{C+36}	+	—	K	[	k	•• _{uc}	a	3/4	ä	÷	LF ₃₆		HAM3	WFMT
C		HLFBAC _{C+54}	,	§	L	±	l	•• _{LC}		1/8	!	ç	BLF ₅₄		HAM4	WTEXT
D	BATAB _{C+16}	BSCAR _{C+45}	— C+"n	=	M	]	m	˘ _{LC}	0 _{uc}	3/8	;	§	PASET ₇₂		LFLEN1	SEARCH
E	EJECT ₇₁	CRLF ₅₃	•	¢	N	^ _{LC}	π	~ _{uc}	o _{LC}	5/8	á		DISPL ₃₈		LFLEN2	RDM
F	(VMSET)	MINSP ₇₅	/	? .	O	—	o	~ _{LC}	1	7/8	ý	MEM	EXIT _{C+55}		LFLEN3	—

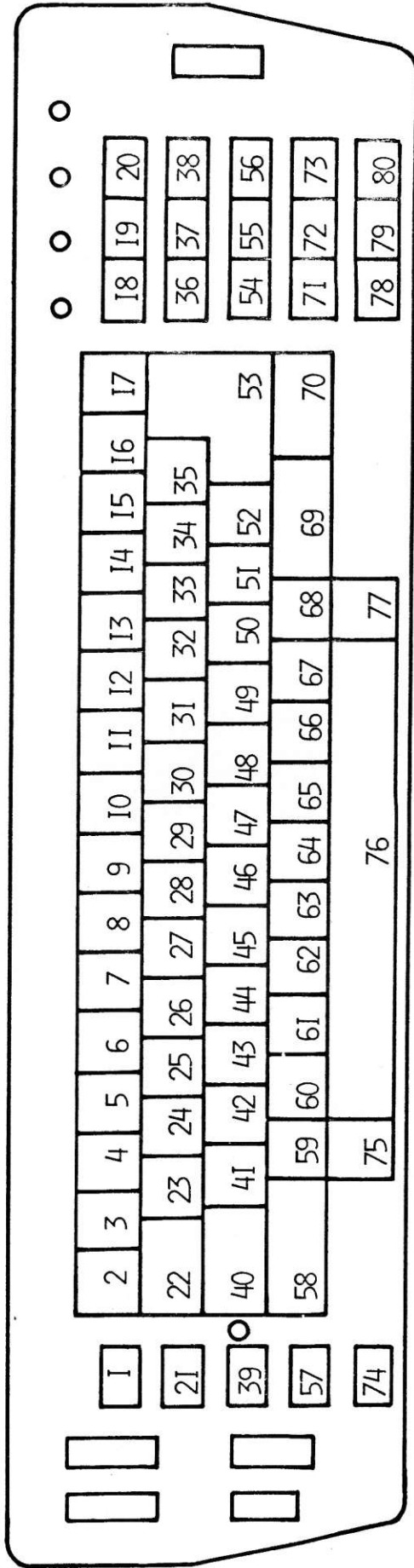
E

2.3.6

HT-80

ABCDEFGHIJKLMNOPQRSTUVWXYZ

DISPOSITION DES TOUCHES SUR LE CLAVIER



HT-80 CODES CLAVIERS GROUPES AB ET CD

EXPLICATION DES SIGNES ET ABREVIATIONS FIGURANT SUR LES PAGES 2.3.5
ET 2.3.6 (DE HAUT EN BAS ET DE GAUCHE A DROITE)

BATAB	Tabulateur inverse
EJECT	Ejection du papier
(VMSET)	Pose marge variable
PASSMA	Passe marge
SPROT	Espace protégé
TR SEP	Trait d'union "-"
CENTER	Centrage
DECTAB	Tabulateur décimal
(MEM)	Réserve non utilisée
HT	Tabulateur
STOP	Arrêt de la machine à la fin du mot (impression mot par mot)
(CRLFV)	Retour chariot sur marge variable (non visible)
(CRLFAV)	Retour chariot sur marge variable automatique
(CRLFA)	Retour chariot sur marge gauche automatique
HLF	Demi-interligne avant
HLFBAC	Demi-interligne arrière
BSCAR	Touche arrière enregistrée
CRLF	Retour chariot avec avance du papier
MINSP	Demi espace
SPACE	Espacement
(APOSTR)	Apostrophe
MEM	Mémoire
LEMSET	Marge gauche
RIMSET	Marge droite
HTCLN	TAB avec trait vertical
HTSET	Pose individuelle cavalier TAB
HTCLR	Dépose individuelle cavalier TAB
HTRES	Dépose totale des cavaliers TAB
BS	Espace arrière
	2 frappes avec 1 échappement
	2 frappes avec 2 échappements
	3 frappes avec 3 échappements

E

SHFEED	Chargeur
RELOC	Relocation
SPDISD	Curseur d'affichage
LF	Avance du papier
BLF	Recul du papier
PASET	Mémorisation introduction du papier
DISPL	Affichage
EXIT	Arrêt de mémoire
CORR	Correction
CORPL	Correction en dehors de la mémoire ligne
CODE	Fonction supplémentaire
RES1-2-3-4-5-6	Codes réservés
PAEND	Fin de page
VMON	Marge variable "ON"
VMOFF	Marge variable "OFF"
BLDON	Ecriture grasse "ON"
BLDOFF	Ecriture grasse "OFF"
UNDON	Soulignement automatique "ON"
UNDOFF	Soulignement automatique "OFF"
REPON	Répétition "ON"
REPOFF	Répétition "OFF"
HAM1-2-3-4	Force de frappe position 1-2-3-4
LFLN1-2-3-4-5	Interligne position 1-2-3-4-5
JUST	Mode justification de la marge
AUTCR	Mode retour automatique du chariot
NORM	Mode normal
PIT 6-10-12	Pas 6-10-12
PITMP	Pas miniproportionnel
PITPS	Pas proportionnel
CLM	Sélecteur mémoire sur position "ANNULATION"
WFMT	Sélection mémoire sur position "FORMATAGE"
WTEXT	Sélecteur mémoire sur position "ENREGISTREMENT TEXTE"
SEARCH	Sélecteur mémoire sur position "AFFICHAGE"
RDM	Sélecteur mémoire sur position "IMPRESSION"

SECTION 2.4

SLAVE I AND 2

(CONTROLEURS DISQUE D'IMPRESSION ET CHARIOT)

E

A B C D E F G H J K L M N O P Q R S T U V W X Y Z

HT-80

2.4.0

S L A V E 1 & 2

(CONTROLEURS DISQUE D'IMPRESSION ET CHARIOT)

Comme expliqué précédemment le transfert des données entre le microprocesseur central (CPU) et les contrôleurs, se fait par le bus principal. Cette communication requière 3 octets (byte) et se fait de la façon suivante :

Quand le microprocesseur central veut envoyer une commande au contrôleur, il doit d'abord contrôler si celui-ci est occupé. Ce contrôle se fait de la manière suivante. Si le contrôleur est occupé il met un "flag" (drapeau) dans le registre d'état (STATUS REGISTER) F0, au niveau "1". Ce registre est lu par le CPU via le bus des données quand les lignes de commande suivantes CHIP SELECT ($\overline{CS}$) et READ ($\overline{RD}$) ont été mises et sont au niveau "0" en même temps que la ligne adresse (A0) est à "1".

Si le contrôleur est prêt à recevoir une commande du μ Processeur central, il met ce "flag" à "0". Dès que le CPU a détecté que le contrôleur est prêt à accepter une commande, il transfère le premier octet (byte) au contrôleur via le bus des données avec, en même temps les lignes de commande $\overline{CS}$, $\overline{WR}$ et A0 sont mises à "0". Voir ci-dessous une table des fonctions exécutées par ces lignes de commande.

$\overline{CS}$	$\overline{RD}$	$\overline{WR}$	A0	
0	0	1	0	LIT REGISTRE TAMPON DU BUS DONNEES (DBB)
0	0	1	1	LIT REGISTRE D'ETAT
0	1	0	0	ECRIT DANS DBB, DONNEES
0	1	0	1	ECRIT DANS DBB, COMMANDES
1	X	X	X	HORS-SERVICE

X = NON DETERMINE

E

Le contrôleur détecte que le premier octet a été écrit en mettant à "1" l'entrée du registre "flag" (INPUT BUFFER FULL) (IBF). Dès que ce flag a été mis, le contrôleur met le status flag (FO) "occupé" jusqu'à ce que la donnée soit traitée (voir ci-dessous l'organigramme de cette routine).

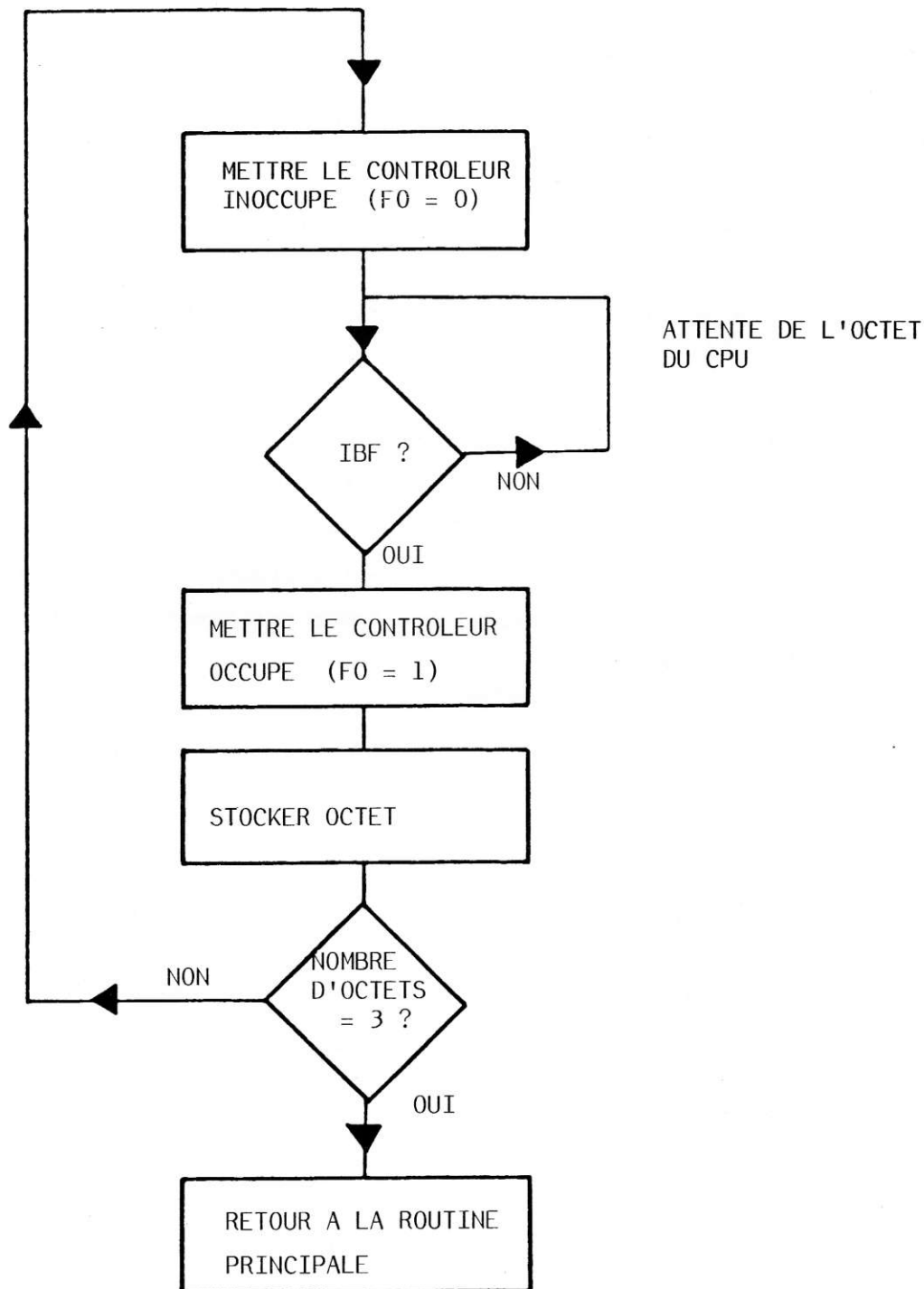


FIG. 2.7

Cette commande de 3 octets peut être scindée comme suit :

PREMIER OCTET	=	CODE FONCTION (ROTATION DISQUE D'IMPRESSION ET DEPLACEMENT CHARIOT)
DEUXIEME OCTET ET TROISIEME OCTET	}	INFORMATIONS COMPLEMENTAIRES COMME PAR EXEMPLE POSITION DU DISQUE D'IMPRESSION DEMANDEE OU DU CHARIOT.

En général seul le premier octet est nécessaire, étant donné que la plupart des commandes ne nécessitent pas d'adresse . Cependant, en cas d'une commande telle que sélection du disque d'impression, le 2e plus 3e octet sont nécessaires. Le deuxième contient la partie basse de l'adresse et le troisième la partie haute de celle-ci. L'adresse complète de 16 bits est nécessaire parce que le moteur du disque d'impression est aussi utilisé pour l'introduction du papier, et que lorsque l'introduction du papier est commandée, il se peut que le moteur ait à tourner un nombre de révolutions équivalent à une rotation complète du disque d'impression. (Une rotation complète correspond à 100 positions différentes du disque d'impression).

Les pages suivantes illustrent, à l'aide d'organigrammes, les routines principales commandées par les SLAVES 1 et 2.

E

CONTROLEUR DISQUE D'IMPRESSION

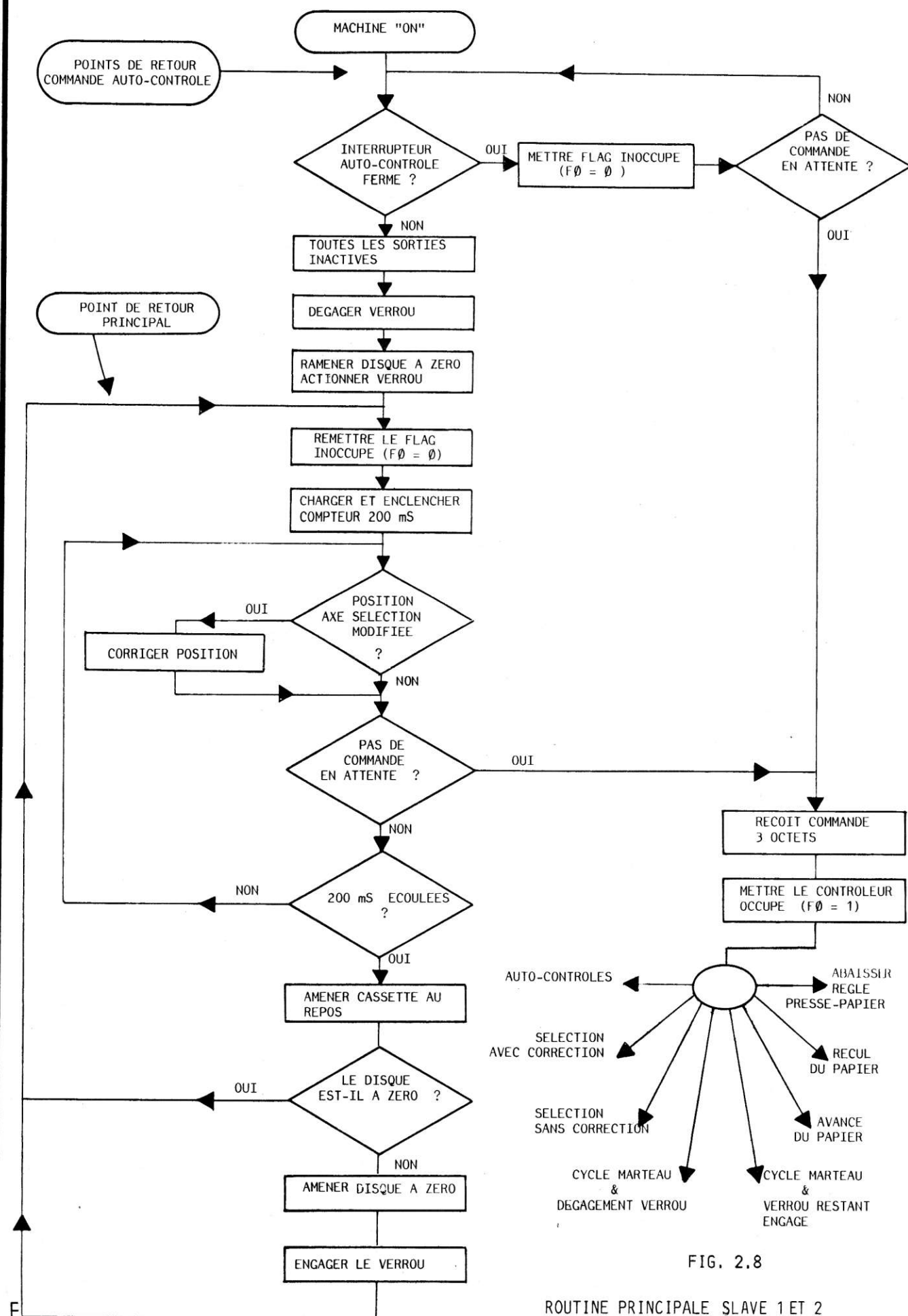


FIG. 2.8

ROUTINE PRINCIPALE SLAVE 1 ET 2

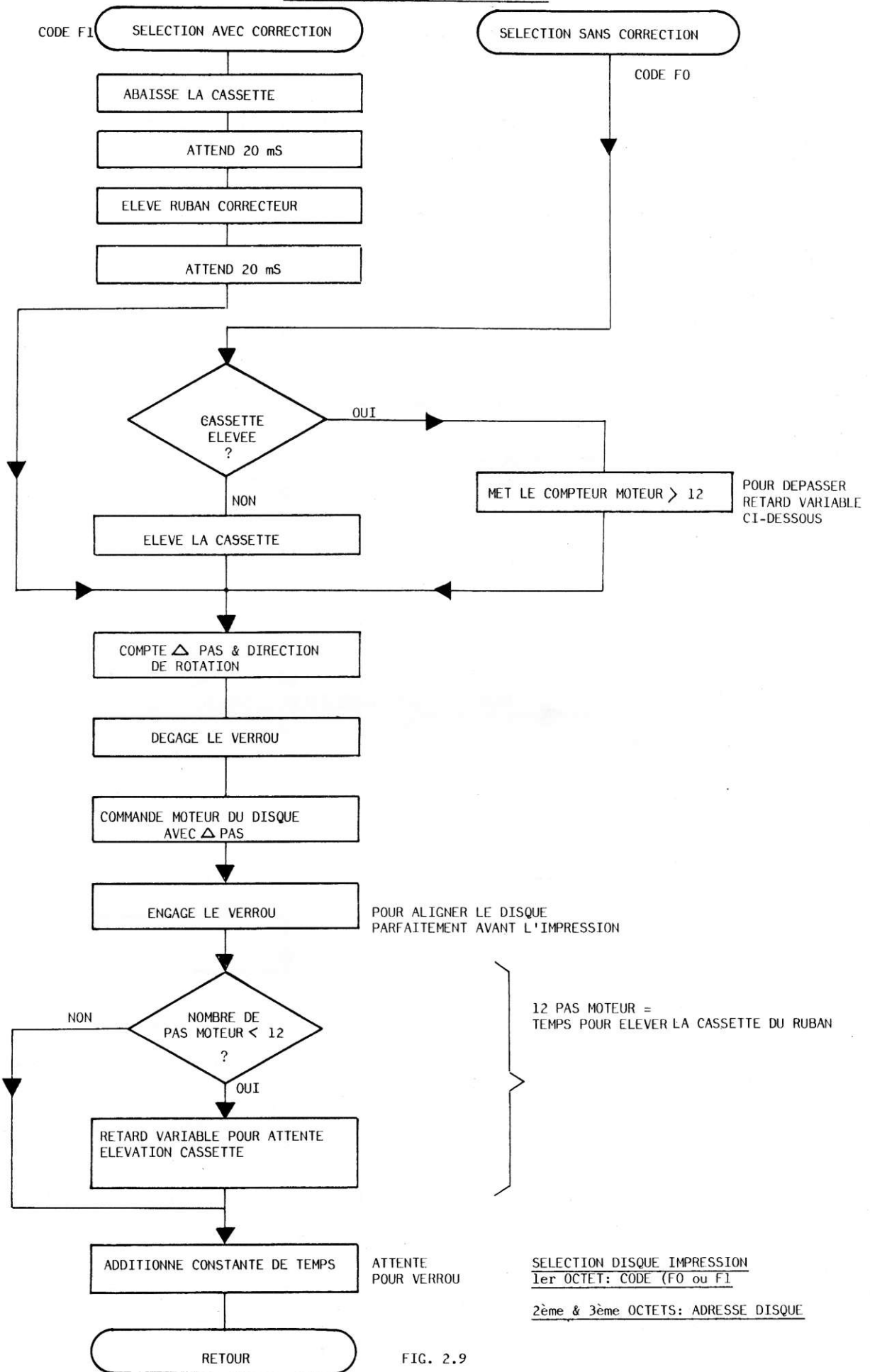


FIG. 2.9

E

CONTROLEUR DU DISQUE D'IMPRESSION (SLAVE 1)

CYCLE MARTEAU & DEGAGEMENT DU VERROU

CYCLE MARTEAU & VERROU ENGAGE

CODE F3

ENVOYER 1 IMPULSION DANS
L'ELECTRO-AIMANT DU MARTEAU

CODE F2

ENVOYER 1 IMPULSION DANS
L'ELECTRO-AIMANT DU MARTEAU

TEMPS D'ATTENTE 11 mS

DEGAGER LE VERROU DU DISQUE
D'IMPRESSION

EFFACER "FLAG" OCCUPE $F\emptyset = \emptyset$

LE
CORRECTEUR EST-IL
ELEVE ?

NON

OUI

ABAISSER LE CORRECTEUR

ATTENDRE 60 mS

POUR LIBERATION DU MARTEAU

TEMPS D'ATTENTE 13 mS

AVANCE DU RAUBAN

R E T O U R

CYCLE MARTEAU

1er OCTET = CODE

2e OCTET = FORCE DU MARTEAU

3e OCTET = ZERO

FIG. 2.10

E

2.4.6

HT-80

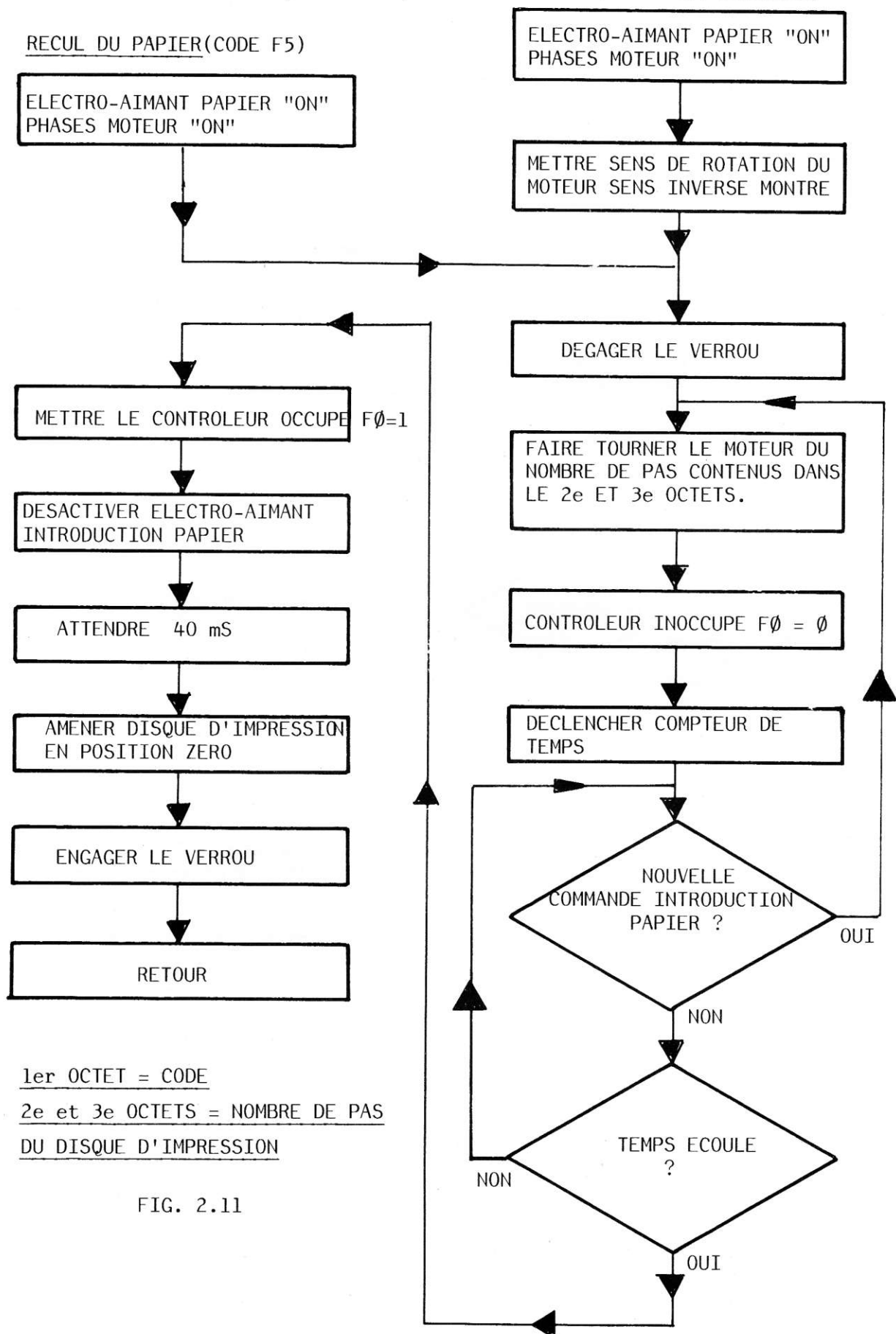
A B C D E F G H J K L M N O P Q R S T U V W X Y Z

CONTROLEUR DU DISQUE D'IMPRESSION (SLAVE 1)

AVANCE DU PAPIER (CODE F4)

(POUR INTRODUCTION, EJECTION, INTERLIGNE ET TABULATEUR VERTICAL)

RECUL DU PAPIER (CODE F5)

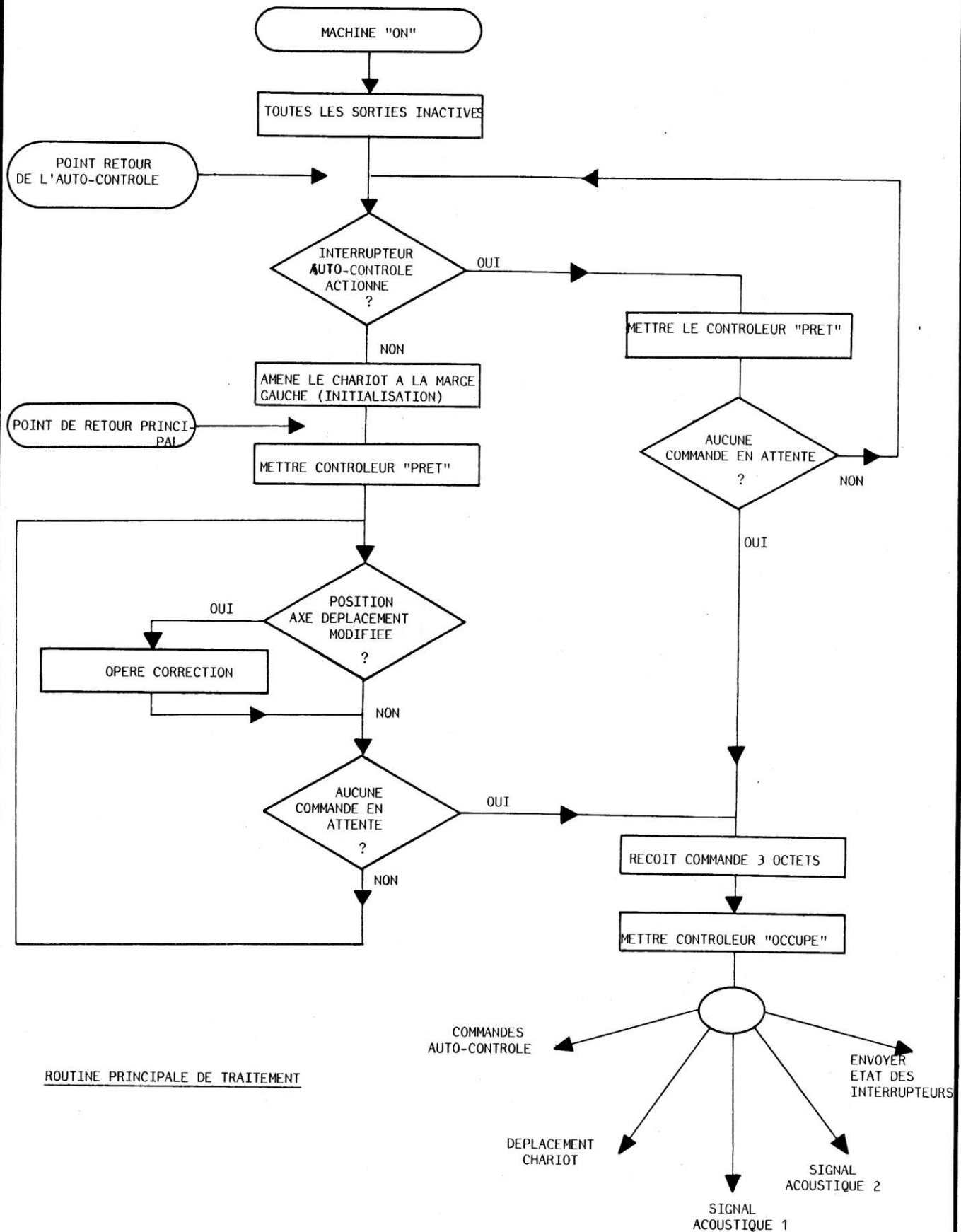


1er OCTET = CODE

2e et 3e OCTETS = NOMBRE DE PAS
DU DISQUE D'IMPRESSION

FIG. 2.11

E



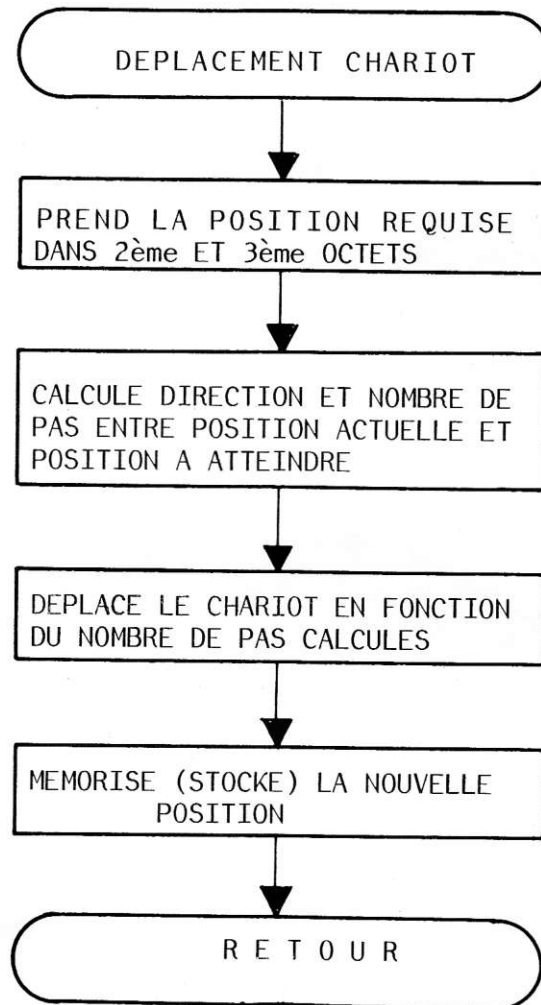
ROUTINE PRINCIPALE DE TRAITEMENT

E

CONTROLEUR DU CHARIOT (SLAVE 2)

DEPLACEMENT CHARIOT (CODE FC)

2ème OCTET) POSITION ACTUELLE REQUISE
3ème OCTET) POUR LE CHARIOT



1er OCTET = CODE (FC)

2ème OCTET = OCTET DE POIDS FAIBLE

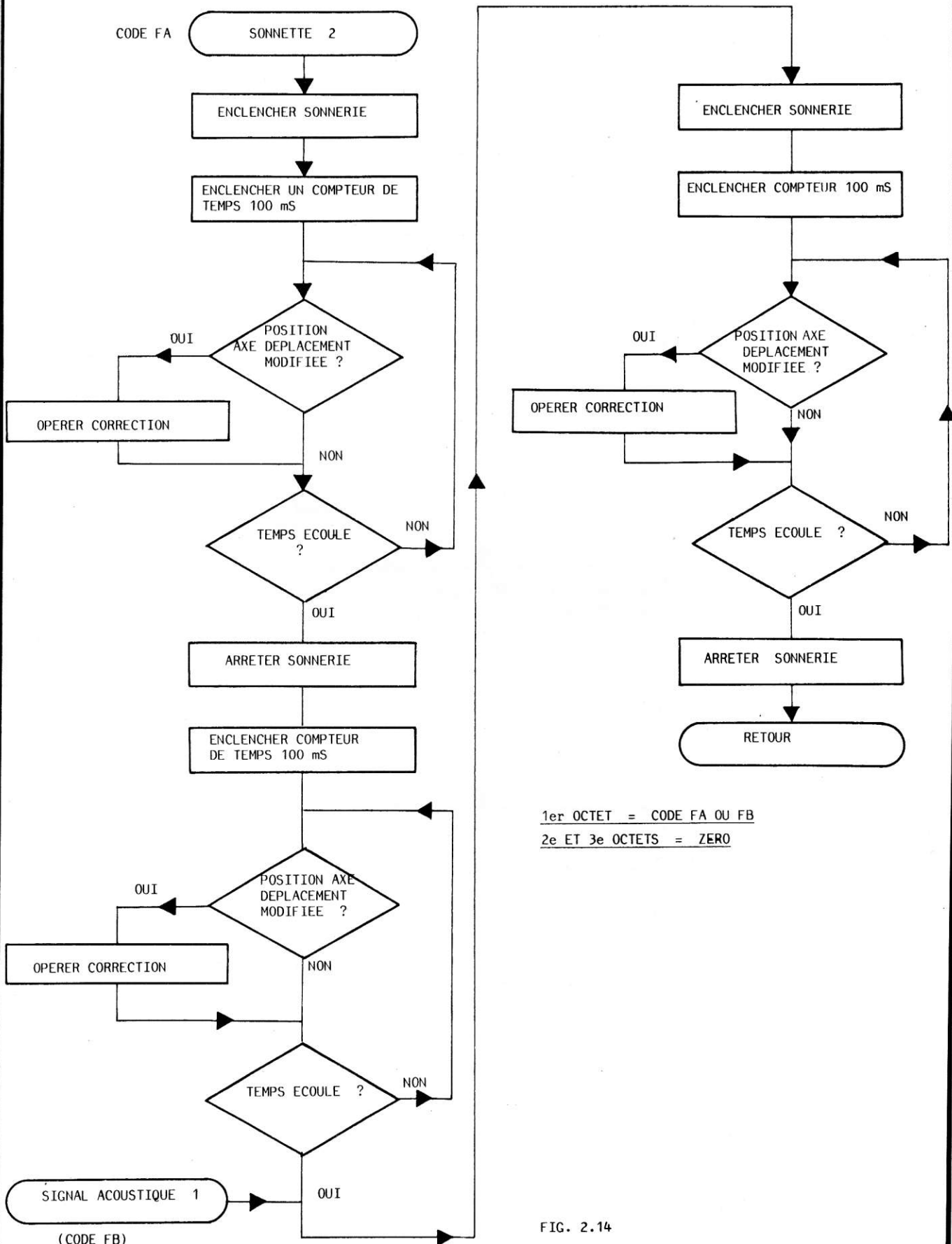
3ème OCTET = OCTET DE POIDS FORT
POUR POSITION DU CHARIOT

FIG. 2.13

CONTROLEUR DU CHARIOT - SLAVE 2 (SUITE)

SONNETTE (CODE FB = SIGNAL ACOUSTIQUE 1 ; CODE FA = SIGNAL ACOUSTIQUE 2)

=====



1er OCTET = CODE FA OU FB

2e ET 3e OCTETS = ZERO

FIG. 2.14

E

CONTROLEUR CHARIOT (SLAVE 2)
TRANSMISSION DES ETATS DES INTERRUPTEURS (CODE F8)

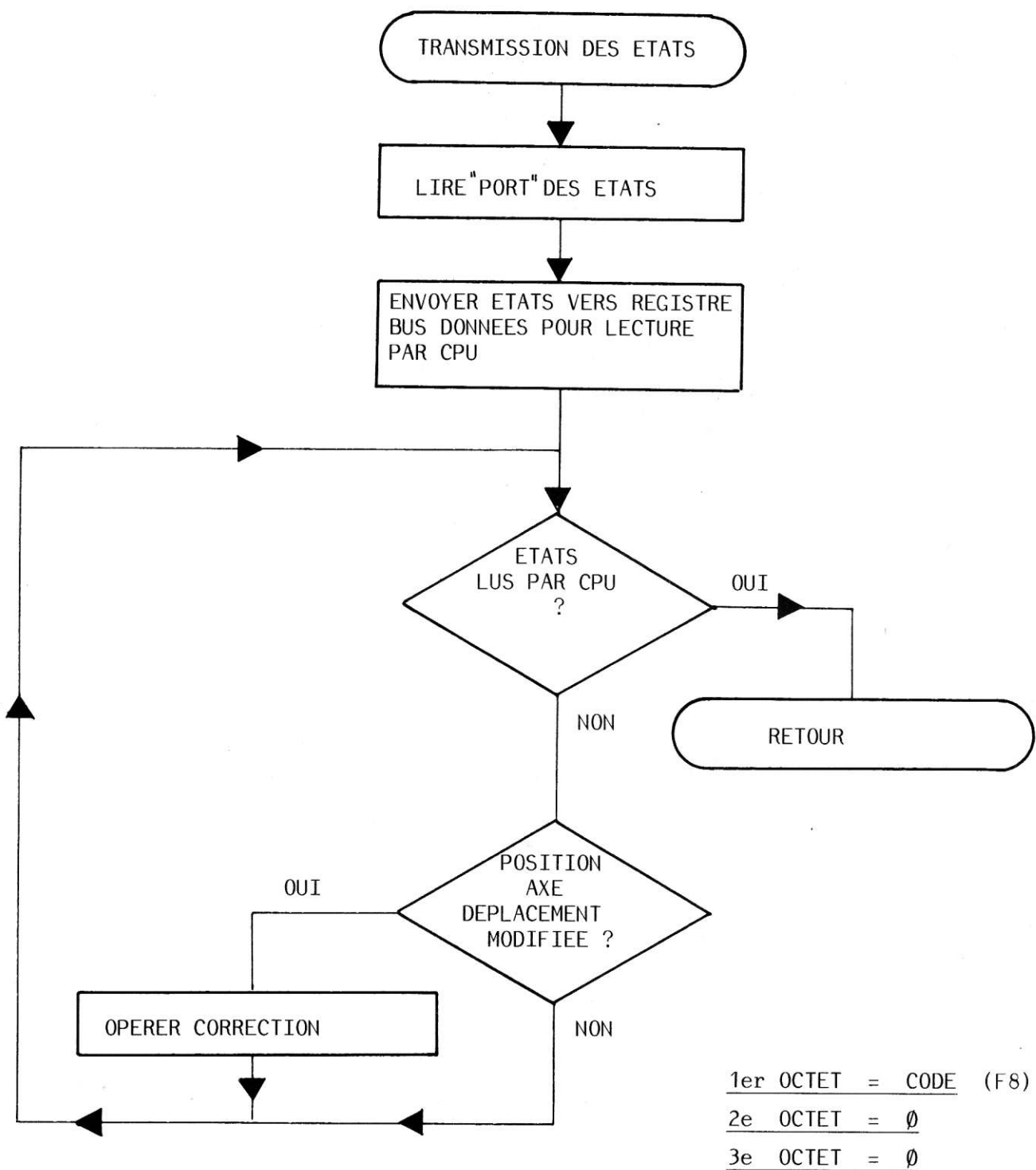


FIG. 2.15

Les deux pages suivantes donnent les espacements entre les caractères pour les différents pas qui sont : 6, 10 et 12 caractères par pouce, plus proportionnel et mini-proportionnel. En plus de la distance entre caractères, les deux tableaux donnent le nombre de pas moteur par caractère.

En fait, 7 pas différents sont utilisés : -

6 pas/caractère	=	1.27 mm
8 pas/caractère	=	1.693 mm
10 pas/caractère	=	2.116 mm
12 pas/caractère	=	2.54 mm
14 pas/caractère	=	2.963 mm
16 pas/caractère	=	3.386 mm
20 pas/caractère	=	4.23 mm

	<u>- 6 -</u>	<u>- 10 -</u>	<u>- 12 -</u>	<u>- P S -</u>	<u>- MPS -</u>
a	423 mm 20 STEPS	2.54 mm 12 STEPS	2.116 mm 10 STEPS	2.116 mm 10 STEPS	1.693 mm 8 STEPS
b				2.116 10	1.693 8
c				2.116 10	1.693 8
d				2.116 10	1.693 8
e				2.116 10	1.693 8
f				1.693 8 STEPS	1.27 mm 6 STEPS
g				2.116 10	1.693 8
h				2.116 10	1.693 8
i				1.27 6	0.846 4
j				1.27 6	0.846 4
k				2.116 10	1.693 8
l				1.27 6	0.846 4
m				3.386 16	2.54 12
n				2.116 10	1.693 8
o				2.116 10	1.693 8
p				2.116 10	1.693 8
q				2.116 10	1.693 8
r				1.693 8	1.27 6
s				1.693 8	1.27 6
t				1.693 8	1.27 6
u				2.116 10	1.693 8
v				2.116 10	1.693 8
w				2.963 14	2.54 12
x				2.116 10	1.693 8
y				2.116 10	1.693 8
z				2.116 10	1.693 8
0				2.116 10	1.693 8
1				2.116 10	1.693 8
2				2.116 10	1.693 8
3				2.116 10	1.693 8
4				2.116 10	1.693 8

E

A B C D E F G H J K L M N O P Q R S T U V W X Y Z

HT-80

2.4.13

	<u>-6-</u>	<u>-10-</u>	<u>-12-</u>	<u>-PS-</u>	<u>-MPS-</u>
A	4.23mm 20STEPS	2.54mm 12STEPS	2.116mm 10STEPS	2.963mm 14STEPS	2.116mm 10STEPS
B				2.54 12	2.116 10
C				2.963 14	2.116 10
D				2.963 14	2.116 10
E				2.54 12	1.693 8
F				2.54 12	1.693 8
G				2.963 14	2.116 10
H				2.963 14	2.116 10
I				1.27 6	0.846 4
J				2.116 10	1.27 6
K				2.963 14	2.116 10
L				2.54 12	1.693 8
M				3.386 16	2.54 12
N				2.963 14	2.116 10
O				2.963 14	2.116 10
P				2.54 12	2.116 10
Q				2.963 14	2.116 10
R				2.963 14	2.116 10
S				2.116 10	1.693 8
T				2.54 12	2.116 10
U				2.963 14	2.116 10
V				2.54 12	2.116 10
W				3.386 16	2.54 12
X				2.963 14	2.116 10
Y				2.963 14	2.116 10
Z				2.54 12	2.116 10
5				2.116 10	1.693 8
6				2.116 10	1.693 8
7				2.116 10	1.693 8
8				2.116 10	1.693 8
9				2.116 10	1.693 8

E

2.4.14

HT-80

A B C D E F G H J K L M N O P Q R S T U V W X Y Z

SECTION 2.5

SLAVES 1 ET 2 (HARDWARE)

(CONTROLEURS DU DISQUE D'IMPRESSION ET DU CHARIOT)

SLAVE 1 HARDWARE

Ce microprocesseur (8041 ou 8071) se trouve à gauche sur l'arrière de la plaque circuit imprimé principale (CPU) qui, pour sa part, est située au centre de la machine. Comme indiqué précédemment, il s'agit d'un microprocesseur entièrement intégré, dont la tâche est de commander les dispositifs périphériques. En complément au "port" 8-bit, servant à la liaison avec le microprocesseur central, le microprocesseur en question dispose également de deux "ports" 8-bit E/S (entrée/sortie) avec des lignes E/S quasi-bidirectionnelles, c.à.d. que ces lignes E/S peuvent être utilisées comme entrées ou comme sorties. P10 à P17 constituent les 8 lignes pour le PORT 1 et P20 à P27 celles pour le PORT 2. Les deux autres lignes T0 et T1 ne servent qu'à des entrées. Le plan de câblage de ce microprocesseur figure sur le schéma du microprocesseur central CPU (IC, 1A sur le schéma HS 161).

La fonction principale de SLAVE 1 est de commander le moteur pas à pas du disque d'impression et du transport du papier. Les signaux de commande de sortie pour le moteur sont dérivés par le PORT 1 (P10, 11, 12, 13 et 16) qui sont respectivement PHA, PHB, $\overline{HVA}$, $\overline{HVB}$ et $\overline{PON}$. Ces signaux alimentent l'entraînement du moteur pas à pas (diagramme HS-162). Ce circuit imprimé est branché directement sur le circuit central CPU. La commande principale dérive des signaux PHA et PHB. $\overline{PON}$ est le signal d'alimentation, tandis que $\overline{HVA}$ et $\overline{HVB}$ sont les copies de PHA et PHB qui permettent la commande haute tension. Le moteur pas à pas comporte essentiellement quatre bobines C1, C2, C3 et C4 comme le montre la figure ci-dessous.

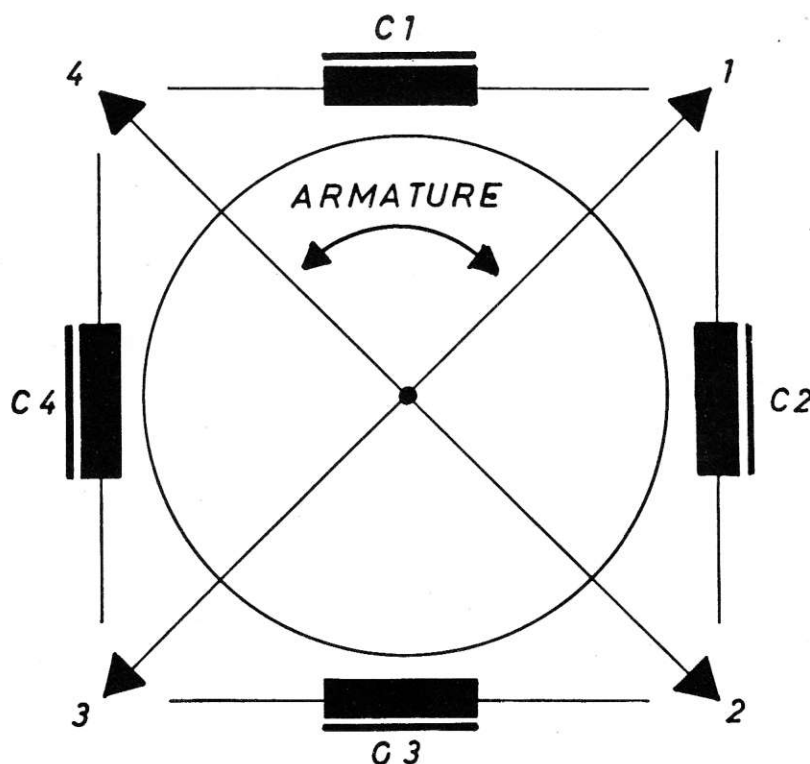


Fig.2.16

E

Lorsque le courant passe dans les bobines C1 et C2, le champ résultant va dans le sens de la flèche 1, lorsque le courant passe dans les bobines C2 et C3, le champ résultant va dans le sens de la flèche 2, Fig.2.16 lorsque le courant passe dans les bobines C3 et C4, le champ résultant va dans le sens de la flèche 3 et ainsi de suite.

Considérons la rotation du rotor. Si le courant passe dans les bobines C1 et C2, le champ résultant va dans le sens de la flèche 1 et le rotor reste immobile. Si le courant est transmis de C1 à C3, le champ résultant va dans le sens de la flèche 2 et le rotor se déplacera dans le sens des aiguilles d'une montre. Toutefois, lorsque le courant traverse C1 et C2, et si le courant de C2 est transmis ensuite à C4, le rotor se déplacera dans le sens inverse des aiguilles d'une montre. De ce qui précède, on remarquera donc que pour le mouvement du rotor, que ce soit dans le sens des aiguilles d'une montre ou à l'inverse, seules les 2 bobines doivent être simultanément excitées et que le courant ne passe jamais dans 2 bobines opposées, d'où $C1 = \overline{C3}$ et $C2 = \overline{C4}$. En pratique, cela signifie que le moteur ne peut être commandé que par 2 signaux, en l'occurrence PHA et PHB.

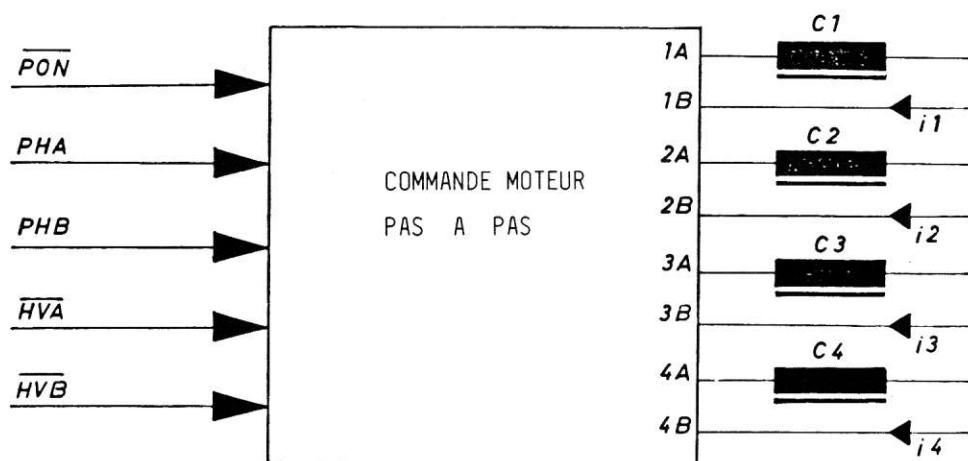


FIG. 2.17

La figure 2.17 représente le schéma bloc de l'amplificateur du moteur pas à pas indiquant les entrées et les sorties des 4 bobines du moteur pas à pas. La table ci-dessous indique le rapport exact existant entre l'entrée et la sortie.

PHA	PHB	$\overline{PON}$	C1	C2	C3	C4
0	0	0	0	0	i	i
1	0	0	i	0	0	i
0	1	0	0	i	i	0
1	1	0	i	i	0	0
X	X	1	0	0	0	0

X = NON DETERMINE

La table de vérité ne donne pas une information très claire du sens de rotation par rapport aux entrées. Une méthode plus adéquate pour déterminer le sens de rotation par rapport à PHA et PHB est d'avoir recours à un simple schéma de transition de l'état, tel que le représente la figure 2.18.

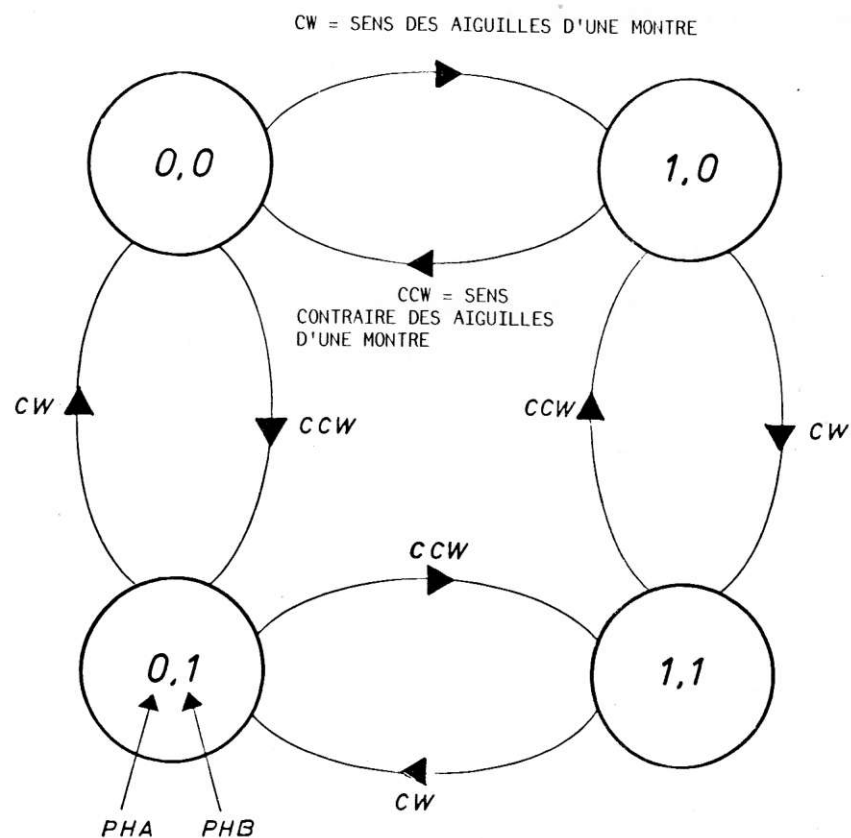


Fig. 2.18

E

Comme dit précédemment, $\overline{HVA}$ et $\overline{HVB}$ ne sont que des copies de PHA et PHB, à la seule exception qu'ils fournissent, durant un court instant, l'alimentation de 30V aux bobines. La fonction de l'amplificateur du moteur pas à pas peut être interprétée en détail à l'aide de la table de vérité. Si PHA et PHB sont tous deux 0 logique (en admettant que $\overline{PON}$ est également 0 logique), la broche 7 des portes C et D sera 0 logique, de sorte que les deux transistors Tr5 et Tr6 seront coupés et qu'aucun courant ne traversera la bobine 1. L'entrée sur la broche 2 de la porte A sera 0 logique et le transistor Tr4 sera donc aussi coupé, si bien qu'aucun courant ne passera dans la bobine 2. La broche 7 de la porte A, de même que la broche 2 de la porte C seront logique 1, de sorte que les deux transistors Tr 2 et Tr8 seront enclenchés et, par conséquent, le courant de l'alimentation 8V passera dans les deux bobines C3 et C4.

De ce qui précède, on comprendra que la transmission du courant de l'alimentation 8V aux quatre bobines est en fait commandée par quatre portes et quatre transistors. Il s'agit des portes C (broches 1, 6 et 7), A (broches 1, 2 et 3) et A (broches 1, 6 et 7) et des transistors Tr6, Tr4, Tr8 et Tr2. Les entrées aux portes supérieures complètent les deux portes inférieures, ce qui explique que seules deux bobines puissent être excitées en même temps. Les quatre portes NAND restantes servent à brancher l'alimentation 30V à chacune des bobines par l'intermédiaire des transistors Tr5, Tr3, Tr7 et Tr1. Une entrée de chacune des portes est alimentée directement par les inverseurs (ICE) avec les mêmes signaux qui alimentent les quatre portes précédentes. Les autres entrées sont alimentées par les entrées $\overline{HVA}$ et $\overline{HVB}$, par l'intermédiaire de deux monostables (ICF). L'impulsion de ces monostables garantit que l'alimentation 30V n'arrive aux bobines que durant un court laps de temps, de manière à éviter une surchauffe du moteur. Le fusible T2A assure une protection supplémentaire.

Comme indiqué plus haut, le sens giratoire du moteur pas à pas est contrôlé très précisément à l'aide d'un disque à fentes passant au travers de l'axe optique de deux photo-transistors. Ce système de contrôle en circuit fermé permet une exactitude de commande de la position du moteur pas à pas de l'ordre d'un demi-pas. La raison de cette surveillance si étroite s'explique par l'exemple ci-après.

Admettons que le disque d'impression doive être amené dans une certaine position. Si le nombre de pas requis pour y parvenir a été exécuté, il devrait théoriquement être possible d'imprimer le caractère choisi. En réalité, le moteur ne s'arrête pas immédiatement et oscille en fait autour de sa position de repos avant l'arrêt définitif.

Si l'amplitude de l'oscillation est égale à un demi-pas ou l'excède, le microprocesseur entraînera le moteur dans la direction inverse, de façon à réduire au minimum le temps de stabilisation (voir fig. 2.19 ci-dessous) :

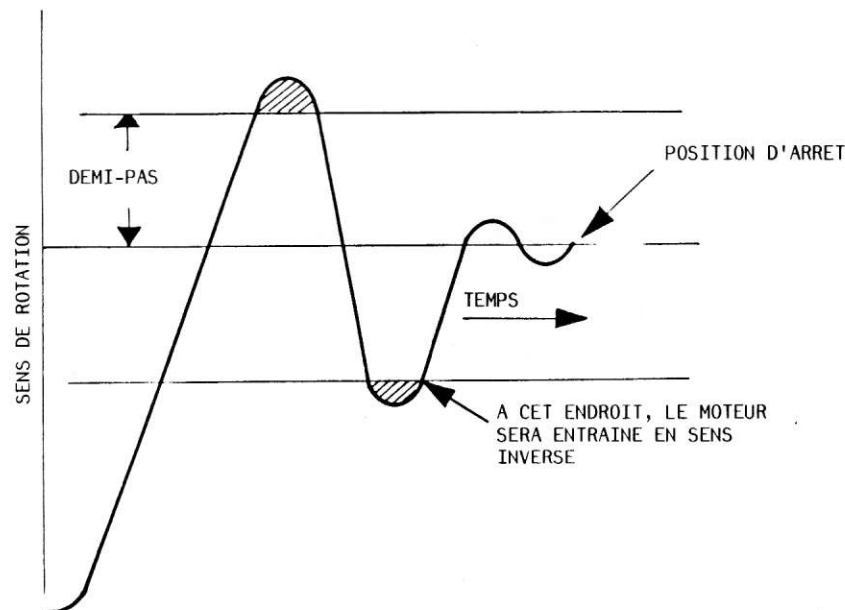


Fig. 2.19

Pour permettre la résolution d'un demi-pas, les photo-transistors se trouvent dans une position exactement déterminée par rapport au disque à fentes (voir Fig. 2.20 ci-dessous).

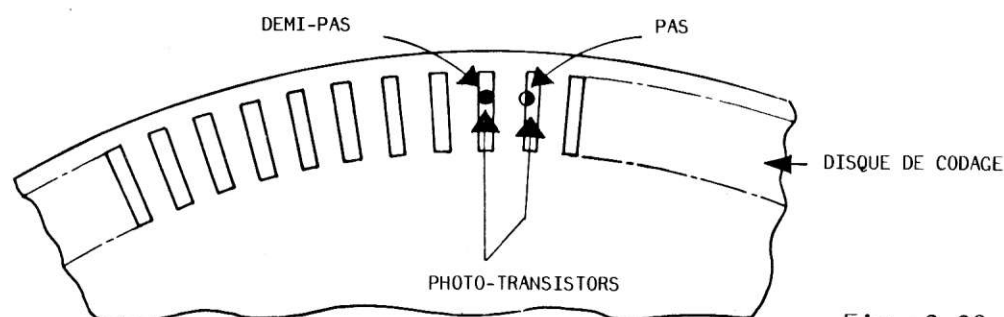


Fig. 2.20

E

Ces photo-transistors sont montés sur le petit circuit imprimé qui est situé à gauche du moteur pas à pas du disque d'impression. Le schéma HS 165 représente les transistors et leur câblage respectif. La sortie de chaque transistor alimente l'entrée négative de chacun des amplificateurs opérationnels (IC 1). Ces amplificateurs tiennent lieu de comparateurs. La tension de seuil, qui détermine le moment où ces comparateurs commuteront, dépend des résistances R4 et R5 pour le pas et des résistances R9 et R10 pour le demi-pas. Le niveau du seuil est encore influencé par deux résistances trimmer.

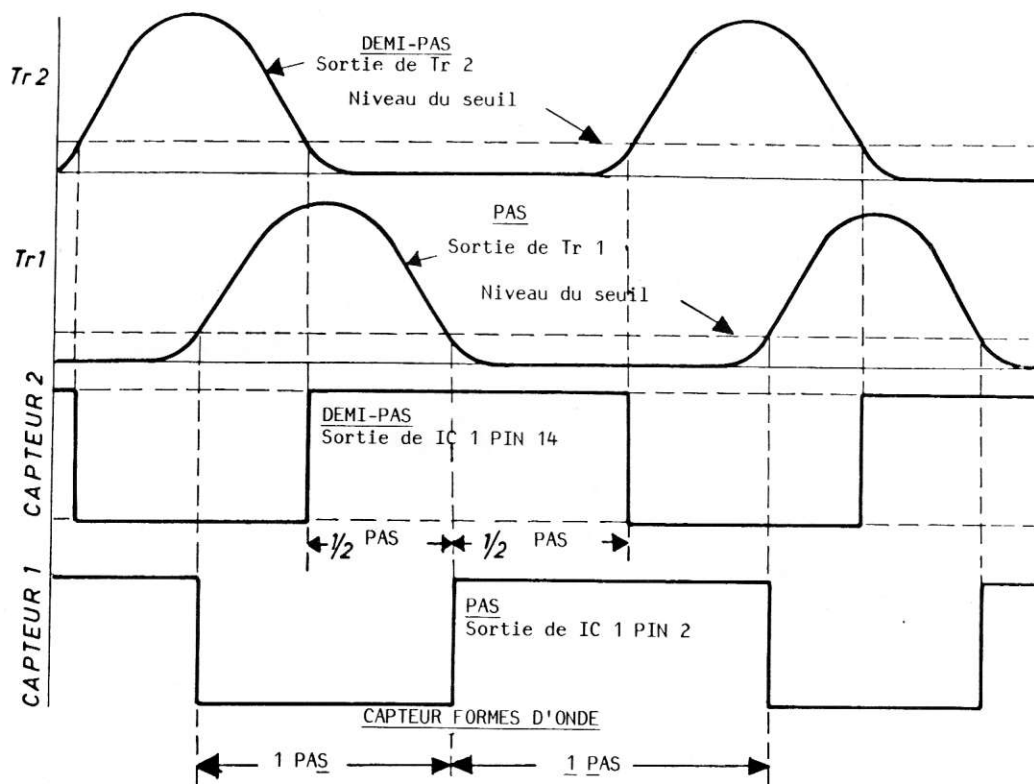


FIG. 2.21

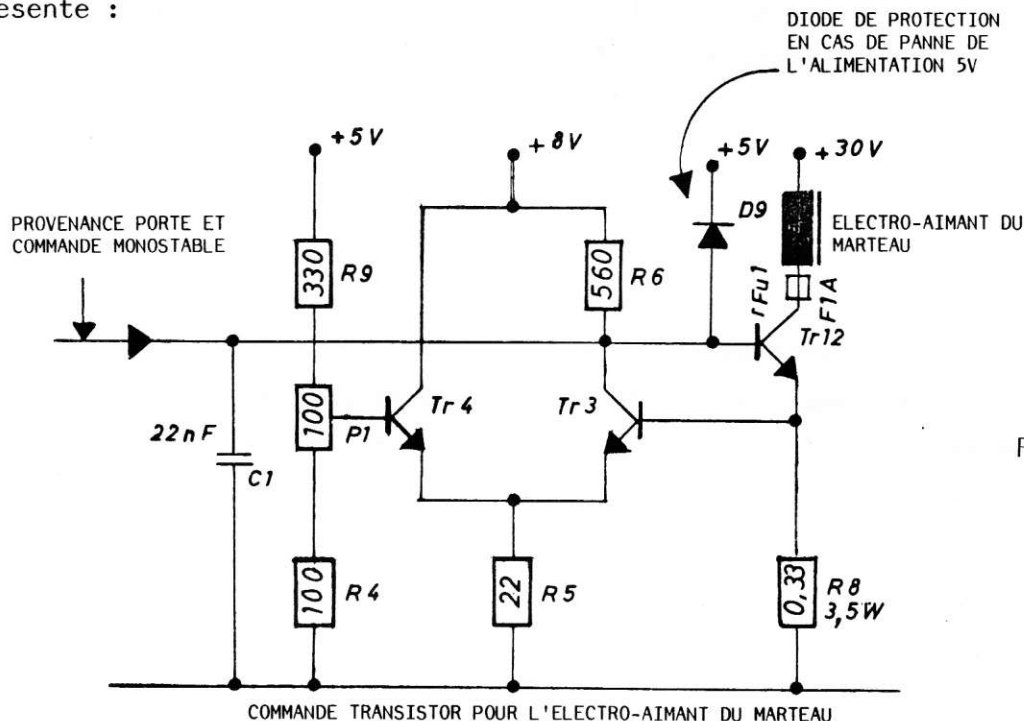
Les formes des signaux des transistors Tr1/Tr2 sont en réalité plutôt carrées ; toutefois, elles ont été exagérément arrondies pour démontrer l'effet de la tension de seuil sur la tension de sortie résultante (à noter que les comparateurs inversent les signaux de sortie). Comme indiqué précédemment, le contrôleur du disque d'impression peut déterminer le mouvement du moteur pas à pas en surveillant les signaux des capteurs 1 et 2. Par conséquent, l'idéal est que ces signaux aient un rapport cyclique de 50 %. Pour l'obtenir en pratique, il faut maintenir le niveau du seuil le plus bas possible, mais suffisamment haut pour surmonter le niveau de bruit (tensions perturbatrices de la lumière ambiante, de l'alimentation, des moteurs et électro-aimants, etc.) Simultanément, le signal des transistors est maintenu à son niveau maximum en utilisant une lampe à incandescence comme source lumineuse au lieu d'une diode émettrice.

Détecteur zéro du disque d'impression (Schéma HS 164)

La position zéro (ou de repos) du disque d'impression est commandée par le détecteur photoélectrique qui se trouve sur la petite plaque circuit imprimé fixée sur le chariot. Le disque de verrouillage passe à travers l'axe optique de ce détecteur. Ce disque n'a qu'une simple fente qui indique que le disque d'impression se trouve en position zéro lorsque le rayon lumineux du détecteur passe à travers la fente. Le câblage du détecteur est indiqué sur le schéma HS 164. L'émetteur du transistor est branché à la broche 4 de l'amplificateur opérationnel IC1. (entrée -). Cet amplificateur sert de comparateur. La tension de seuil de ce comparateur, déterminée par les résistances R4 et R5 est d'environ 400 mV. La sortie de cet amplificateur (qui est logique "0" lorsque le photo-transistor reçoit la lumière) alimente l'entrée T0 du microprocesseur.

Les autres fonctions assurées par le contrôleur du disque d'impression sont: la commande des électro-aimants qui actionnent l'élévation du ruban, l'avancement du ruban, le dispositif de correction, le transport du papier, le verrou et le marteau d'impression. Ces signaux sont représentés sur le schéma principal du CPU (HS 161) et se dénomment respectivement $\overline{RLF}$, $\overline{RAD}$, $\overline{CLF}$, $\overline{PFD}$, $\overline{LAT}$ et $\overline{HAM}$. Ces signaux dérivent du "PORT" 2 du microprocesseur (P20, 21, 23, 24, 25, 26 et 27). Ces sorties alimentent la plaque d'amplification des électro-aimants qui est connectée à la prise frontale des deux prises situées à l'arrière de la plaque principale du CPU.

Les circuits de commande des électro-aimants sont pour la plupart simples et suffisamment explicites. Le principe est que le signal de commande pilote un transistor qui distribue l'alimentation 8V à la bobine et déclenche simultanément un monostable qui va momentanément diriger l'alimentation 30V sur la bobine au moyen d'un transistor. Cependant, la commande du marteau d'impression nécessite un circuit plus compliqué que la Fig. 2.22 ci-dessous représente :



Les transistors Tr3 et Tr4 constituent un étage de l'amplificateur différentiel. Le transistor Tr4 et les résistances R4 et R9 forment pour leur part une source de courant constant qui stabilise la tension aux émetteurs des transistors Tr3 et Tr4. Le transistor Tr12 sert à commander l'électro-aimant du marteau via l'alimentation 30V. Lorsque le transistor Tr12 est commuté, le courant circule à travers la résistance R8 qui sert à la rétroaction. Si la chute de tension sur cette résistance dépasse de plus de 0,7V la tension sur R5, le transistor Tr3 commencera à conduire et la tension à la base du transistor Tr12 chutera, ce qui aura pour effet de limiter le courant parcourant

l'électro-aimant du marteau.

Le circuit d'auto-régulation décrit ci-dessus empêche la surchauffe de l'électro-aimant du marteau.

Le circuit comprenant les transistors Tr7 et Tr2 et les résistances R2, R3 et R7, sert à protéger le marteau d'impression en cas de panne de courant.

ELECTRO-AIMANT DU VERROU

L'électro-aimant du verrou assure deux fonctions. Premièrement, il sert à maintenir le disque de verrouillage en place lorsque le disque d'impression se trouve en position zéro, ce qui a pour effet de faciliter l'échange du disque d'impression. Deuxièmement, et ceci est une fonction plus importante, il sert à maintenir le disque d'impression en place lors de la frappe, ce qui constitue une tâche essentielle puisque, à ce moment-là, la position absolue du disque est déterminée. Comme déjà mentionné, le moteur pas à pas peut être surveillé avec une précision de l'ordre d'un demi-pas, mais même une précision si étroite ne suffit pas à garantir la position absolue du disque d'impression.

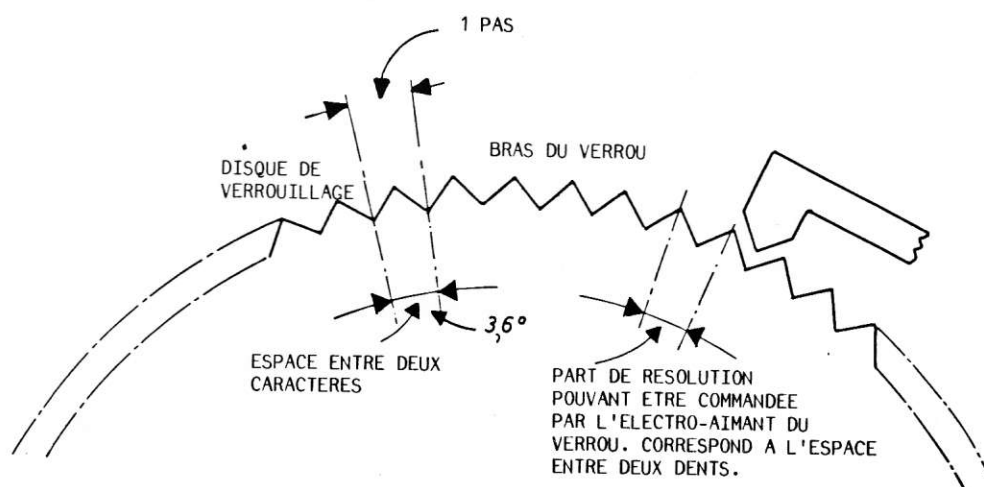


FIG.2.23

La Fig. 2.23 ci-dessus indique la part de résolution commandée par l'électro-aimant du verrou. On remarquera facilement que la précision dans la commande du moteur doit en fait toujours correspondre à l'espace entre deux dents sur l'électro-aimant du verrou.

* Les électro-aimants pour l'avance du papier et du ruban fonctionnent directement sur l'alimentation 30V.

Le courant de maintien pour l'électro-aimant du verrou est de 12 et non de 8V.

E

SLAVE 2 (COMMANDE DU CHARIOT)

En termes de hardware, le microprocesseur de commande du chariot est sensiblement semblable à celui du disque d'impression. La fonction principale de SLAVE1 et SLAVE2 consiste à commander les moteurs pas à pas et le principe de cette commande est le même pour les deux moteurs. Le circuit imprimé avec les détecteurs à cellules photo pour SLAVE2 se trouve à droite du moteur pas à pas du chariot qui, pour sa part, est situé sur l'arrière gauche de la machine. La seule autre commande de SLAVE2 est d'actionner la sonnette, dont la commande se trouve sur la plaque circuit imprimé de l'amplificateur de l'électro-aimant (voir schéma HS-163). Les autres fonctions assurées par SLAVE2 consistent en des entrées, c'est-à-dire que le microprocesseur lit l'état des 6 interrupteurs. Quatre de ces interrupteurs se trouvent juste devant le microprocesseur. Ils sont numérotés de 1 à 4; les interrupteurs 1 et 2 servent à la sélection du disque d'impression, ce qui revient à dire qu'on peut utiliser jusqu'à 4 disques d'impression différents. La sélection du disque d'impression dépend du pays où sera utilisée la machine. La disposition des caractères pour chacun des quatre disques peut être consultée à la page suivante (DISPOSITION DES CARACTERES DES DISQUES D'IMPRESSION).

L'interrupteur 3 sert à modifier l'interligne et l'interrupteur 4 permet de mettre la machine en mode auto-contrôle en vue de procéder à des contrôles des moteurs pas à pas et des électro-aimants, etc. Les deux interrupteurs restants sont utilisés pour l'introduction du papier et pour le verrouillage de sécurité. L'interrupteur pour l'introduction du papier se trouve à droite sur le support du cylindre et ses deux fils sont connectés à la plaque principale du CPU. L'interrupteur de sécurité sert à déclencher la machine lorsque le couvercle est retiré. Il se trouve à gauche sur le devant du clavier.

Disques					N°s Ø A 99 = POSITION DES CARACTÈRES SUR LE DISQUE D'IMPRESSION																			
	A	B	C	D		A	B	C	D			A	B	C	D			A	B	C	D			
0	—	—	—	—	20	g	g	g	g	40	/	/	/	/	/	60	f	~ majusc. majusc.	9	9	9	9		
1	,	,	,	,	21	b	b	b	b	41	q	q	q	q	q	61	#	#	2	2	2	2		
2	m	m	m	m	22	p	p	p	p	42	i	i	i	i	i	62	†	†	4	4	4	4		
3	t	t	t	t	23	f	f	f	f	43	x	x	x	x	x	63	%	%	5	5	5	5		
4	a	a	a	a	24	w	w	w	w	44	+	+	+	+	+	64	J	J	0	0	0	0		
5	o	o	o	o	25	j	j	j	j	45	v	v	v	v	v	65	@	@	1	1	1	1		
6	n	n	n	n	26	G	G	G	G	46	°	°	°	°	°	66	l	l majusc.	T	T	T	T		
7	i	i	i	i	27	:	:	:	:	47	p	p	p	p	p	67	c	c	A	A	A	A		
8	e	e	e	e	28	x	x	x	x	48	J	J	J	J	J	68	I	I	..	..	..	..		
9	s	s	s	s	29	(	(	(	(	49	Z	Z	Z	Z	Z	69	D	D	0	0	0	0		
10	l	l	l	l	30	H	H	H	H	50	§	§	§	§	§	70	?	?	~	~	~	~		
11	r	r	r	r	31	)	)	)	)	51	'n	'n	'n	'n	'n	71	K	K	W	W	W	W		
12	h	h	h	h	32	U	U	U	U	52	*	*	*	*	*	72	2	2 minusc. minusc.	^	^	^	^		
13	d	d	d	d	33	..	..	..	..	53	&	&	&	&	&	73	R	R	M	M	M	M		
14	u	u	u	u	34	N	N	N	N	54	£	£	£	£	£	74	3	3 majusc. majusc.	^	^	^	^		
15	c	c	c	c	35	"	"	"	"	55	μ	μ	μ	μ	μ	75	E	E	B	B	B	B		
16	z	z	z	z	36	F	F	F	F	56	\$	\$	\$	\$	\$	76	7	7	v	v	v	v		
17	y	y	y	y	37	S	S	S	S	57	£	£	£	£	£	77	8	8	=	=	=	=		
18	k	k	k	k	38	L	L	L	L	58	β	~ minusc. majusc.	~ minusc. majusc.	~ minusc. majusc.	~ minusc. majusc.	78	3	3	-	-	-	-		
19	q	q	q	q	39	Y	Y	Y	Y	59	ℓ	s/.	s/.	s/.	s/.	79	6	6	.	.	.	.		

CHAPITRE 2.6

A F F I C H A G E

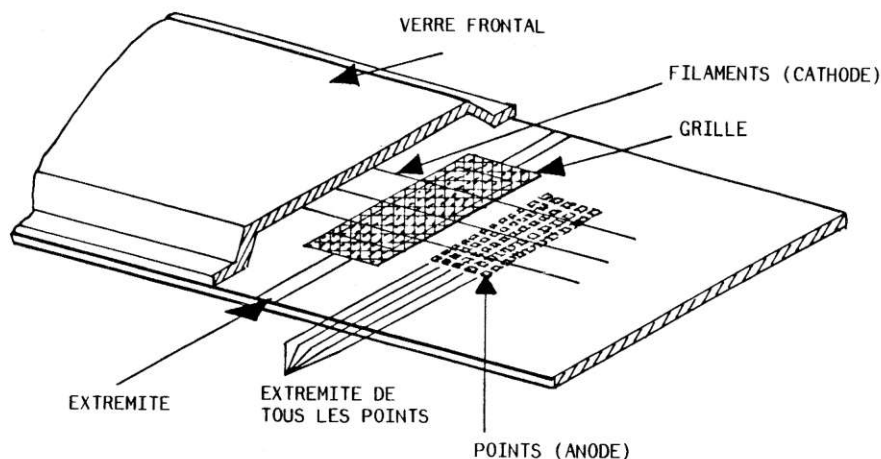
(DISPLAY)

E

AFFICHAGE

(SCHEMA HS-167)

L'affichage utilisé sur cette machine est à 20 caractères avec filament phosphorescent (chaque caractère comprenant 12×5 points) et son fonctionnement est très semblable à celui d'une valve de triode. Le croquis ci-dessous illustre la construction fondamentale d'un caractère.



Ce croquis montre comment un filament (cathode), une grille et une anode sont disposés à une distance bien déterminée et reliés aux extrémités par des fils. Il s'agit en fait d'un tube à vide à trois pôles à l'échauffement direct, qui est scellé hermétiquement dans un emballage sous vide d'air.

Le filament est constitué par un fil très fin de tungstène dont le diamètre est d'environ $15 \text{ à } 17 \mu\text{m}$ et qui est recouvert d'une mince couche de matière radioactive (oxyde de barium), de strontium, de calcium). Le diamètre total doit être le plus étroit possible, de manière à ne pas masquer l'affichage. La grille est en acier inoxydable et ses mailles sont extrêmement fines pour ne pas empêcher la diffusion de lumière. L'affichage comporte trois filaments qui sont reliés à une source de tension alternative de $2,5\text{V}$ sous 20 kHz et des électrons thermiques sont ensuite libérés par la couche radioactive constituant le revêtement des filaments. Dans ces conditions, lorsqu'une tension positive est appliquée à l'anode (points) et à la grille, les électrons thermiques émis par les filaments sont accélérés par le champ électrique formé par l'anode, la grille et les filaments et parviennent à l'anode après avoir traversé la grille.

E

L'anode est recouverte d'une couche de substance luminescente qui émet de la lumière lorsqu'elle est touchée par des électrons.

Lorsque la tension de l'anode ou de la grille est remise à zéro, les électrons n'atteignent pas l'anode et il n'y a donc pas d'émission de lumière.

Chaque point de chaque caractère est relié au point correspondant de tous les autres signes. Cela signifie que si une combinaison de points formant un signe particulier est reliée à une tension positive et que la grille de chaque caractère est également connectée à une tension positive, le même caractère apparaîtra sur l'ensemble de l'affichage. Toutefois, si une grille seulement est positive, tandis que toutes les autres sont sur 0V, seul ce caractère-là émettra de la lumière. Pour avoir l'impression d'obtenir l'affichage simultané de caractères différents à chaque emplacement du dispositif d'affichage, il est nécessaire d'illuminer alternativement chacun de ces caractères en appliquant une tension positive à la grille du caractère à illuminer et de rendre simultanément positive la combinaison de points qui doit former le caractère choisi. Si chacun des caractères s'allume alternativement comme décrit ci-dessus durant un court instant, l'oeil aura l'impression que les caractères ne s'éteignent pas et qu'ils restent constamment allumés. Ce système porte le nom de technique de multiplexage par répartition dans le temps (TIME DIVISION MULTIPLEXING = TDM).

Pour chaque modification de l'affichage, le microprocesseur du display (voir schéma HS-167) reçoit 42 bytes d'information du CPU. Les 20 premiers bytes correspondent aux caractères à afficher, tandis que le 7e bit de chaque caractère est réservé au soulignage. Les 20 bytes suivants renferment le code pour les accents de chaque caractère, ce qui sous-entend que chaque caractère peut avoir un accent. Les deux derniers bytes concernent le curseur qui indique quel est le caractère présentement en travail.

Le microprocesseur traduit les 2 bytes relatifs à chaque caractère en matriciel de points de l'affichage. Un caractère de l'affichage se compose de 7 bytes à 8 bits et les 4 points restants ne sont pas utilisés. Cette disposition (voir ci-dessous) est commode pour la tâche que doit effectuer le microprocesseur.

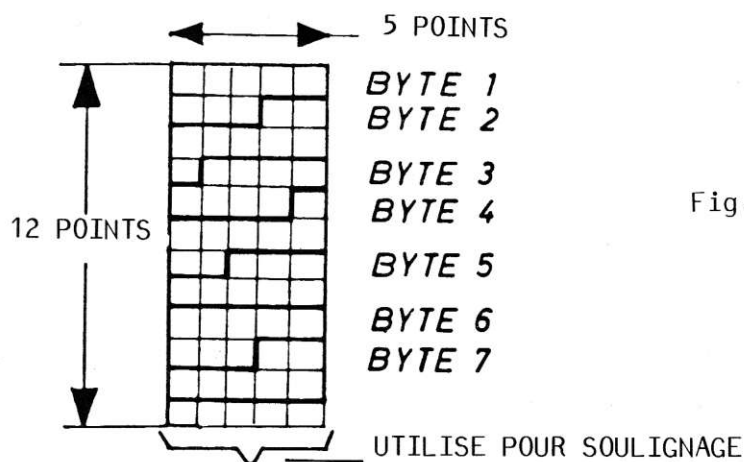
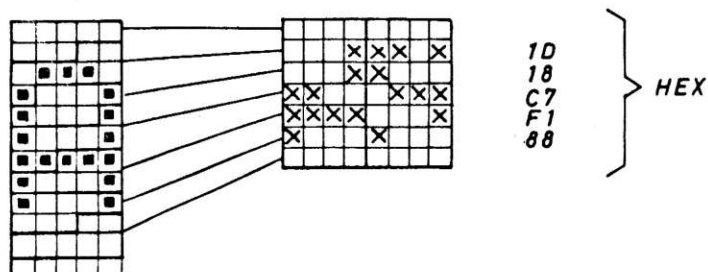


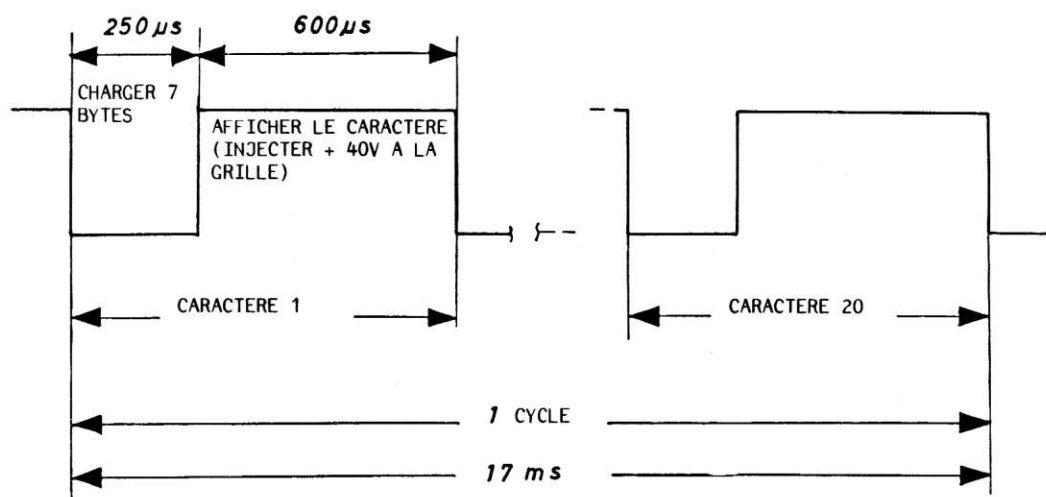
Fig.2.25

E

Par exemple, pour afficher le caractère "A", les bytes suivants sont nécessaires :



Le microprocesseur traduit les deux bytes pour le caractère et l'accent, en code points à 7 bytes, à l'aide d'une table de ROM interne. Ces 7 bytes sont ensuite chargés séquentiellement dans 7 mémoires à 1 byte, avant que le caractère ne soit affiché. Les sorties de ces mémoires sont alimentées aux amplificateurs de haute tension (40V) qui, à leur tour, alimentent les points. Le temps nécessaire pour alimenter les 7 mémoires de 1 byte est d'environ 250 μ S, ensuite de quoi le caractère requis reste allumé durant environ 600 μ S (voir croquis ci-dessous).



E

La commutation des grilles s'opère par impulsions d'horloge (logique "1") à travers 3 registres à décalage (SN 74 LS 374). Les registres à décalage reçoivent une impulsion d'horloge chaque fois que 7 bytes sont chargés. Les sorties des registres alimentent les amplificateurs de haute tension qui conduisent ensuite le courant aux 20 grilles.

Les 7 bytes sont amenés séquentiellement au "PORT" 1 (P10-P17) du microprocesseur. Afin d'assurer la commande, les 8 lignes sont amenées aux mémoires par des inverseurs. Les trois lignes du "PORT" 2 (P20, P21 et P22) sont alimentées dans un décodeur de 3 x 8 lignes, dont les sorties chargent les 7 bytes dans les mémoires correspondantes.

Comme l'affichage requiert + 40V, un transformateur de tension est utilisé pour convertir l'alimentation de 5V en 40V. Ce convertisseur (figurant à droite du schéma HS-167) sert également pour alimenter les filaments avec une tension alternative de $\pm 2,5V$.

SECTION 2.7

A L I M E N T A T I O N

E

ALIMENTATION (SCHEMA H.S. 166)

Quatre tensions d'alimentation différentes sont disponibles, soit l'alimentation haut voltage de 30V utilisée pour une courte durée lors de la commande des électro-aimants et des moteurs, l'alimentation de 8V pour le maintien des électro-aimants et des moteurs, l'alimentation de 5V pour la logique et l'alimentation de la batterie pour la conservation des informations dans les mémoires RAM CMOS. Cette alimentation est de 5V nominal lorsque la machine est enclenchée et tombe à environ 3V lorsque celle-ci est déclenchée.

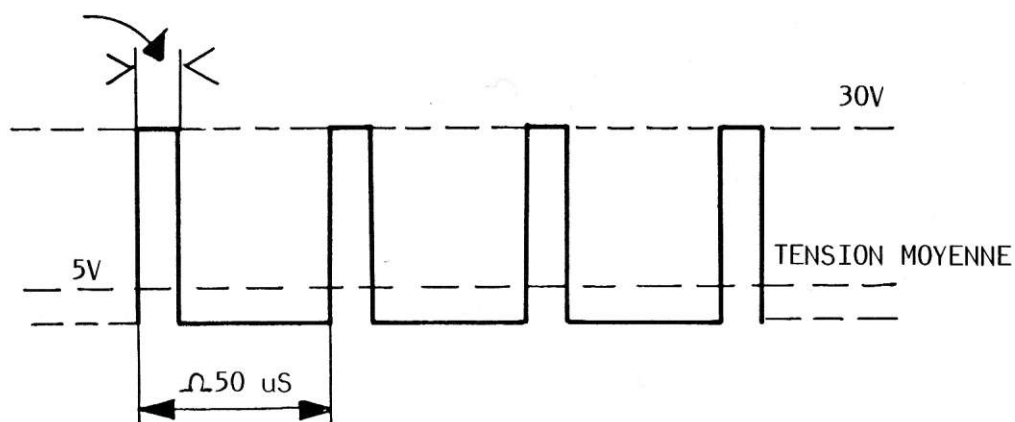
La tension de réseau est transmise au transformateur de réseau T1 par l'intermédiaire du filtre de réseau et du fusible Fu2 de 1,6A. Ce transformateur délivre une tension secondaire de 35V nominal qui est connectée directement au redresseur biplaque IC4. Le condensateur C14 de 4700 uF est le condensateur de filtrage principal pour toute l'alimentation. La tension sur ce condensateur est de 30V nominal, mais elle peut se situer n'importe où entre 28V et 40V. Cette tension est connectée directement à la sortie par le fusible Fu1 de 6,3A. Elle alimente également les régulateurs de 5V et 8V.

REGULATEURS DE TENSION

Les régulateurs de 5V et 8V sont tous deux munis d'un dispositif de protection contre la surcharge et le régulateur de 5V dispose d'une protection contre la surtension. La régulation est commandée par les deux IC TDA 1060 (IC1 et IC2). Ces circuits intégrés monolithes sont du type régulateurs à commutation, c'est-à-dire qu'ils fournissent une tension de sortie manipulée dont le rapport d'impulsions est commandé par une tension de rétroaction. La tension de sortie manipulée est utilisée pour brancher ou débrancher l'alimentation 30V à la sortie des régulateurs par l'intermédiaire des deux transistors de puissance (Tr6 = BDX 34 A pour 5V et Tr7 = BDX 45 pour 8V). La fréquence de ce signal se situe environ à 20 kHz et le rapport d'impulsions (ou durée d'enclenchement) est directement proportionnel à la tension de sortie. La durée d'enclenchement est donc le rapport de la sortie requise comparé à la tension d'entrée. Par exemple, pour 5V, le rapport est de 5/30, c'est-à-dire que l'alimentation 30V est requise durant 1/6e du cycle, comme l'indique la figure ci-après.

E

TEMPS DE MISE
EN MARCHÉ



La tension de commande pour les transistors de puissance est fournie par la sortie du IC (contact 14) par l'intermédiaire des transistors MPS A06 (Tr1 et Tr2). Si le signal est surveillé sur un oscilloscope il apparaîtra sur le moniteur à l'inverse du signal représenté ci-dessus. La raison en est que le signal est inversé par le transistor d'amplification. La sortie vraie peut être observée au contact 15 du IC. Les tensions de sortie des transistors de puissance sont filtrées et nivelées par les condensateurs C1/C3, les bobines d'induction L1/L2 et les éléments R1C2/R3C4 pour donner 5V et 8V respectivement. Les diodes D4 et D5 sont des diodes de captage.

Pour maintenir une tension de sortie constante, la durée d'enclenchement sera modifiée en fonction de la charge. On y parvient en réalimentant la tension de sortie à l'entrée de la tension de rétroaction (contact 3) du IC. La différence entre la tension de rétroaction et une tension de référence interne est amplifiée dans un amplificateur opérationnel interne. Lorsque la tension de l'amplificateur est au maximum (valeur typique 4,5V), la durée d'enclenchement maximale est atteinte. Pour obtenir une durée d'enclenchement supérieure à cette valeur, la tension devrait comporter $1/6 \times 4,5 = 0,75V$. Le gain de l'amplificateur se règle au moyen d'une résistance entre les contacts 3 et 4 du IC (R31 pour 8V et R39 pour 5V) qui est placé entre l'entrée et la sortie de l'amplificateur. Avec une résistance de 47 kΩ, le gain est d'environ 0,5, l'impédance d'entrée interne étant de 100 kΩ.

E

Lorsque le gain est de 1/2, la tension de rétroaction devrait comporter 1,5V pour obtenir une tension de sortie de 5V. Comme le gain de l'ampli est négatif, la tension de rétroaction se réfère à la tension de sortie maximale de l'ampli, ce qui signifie que la tension de rétroaction réelle doit être de 3V. A l'aide du potentiomètre P2 dans le diviseur de tension de rétroaction, on peut modifier cette tension entre 2 et 4V.

Le potentiomètre (P2) de l'alimentation 5V doit être réglé de façon à obtenir une sortie de $5V \pm 5\%$. Pour l'alimentation 8V, il faut régler le potentiomètre (P1) de façon à obtenir $8V \pm 10\%$. Ces deux potentiomètres sont les seuls réglages de l'alimentation.

Comme l'amplificateur de rétroaction est négatif, tout ce circuit est auto-régulé. Par exemple, lorsque la tension de sortie diminue par suite d'une augmentation de courant de charge, la tension de rétroaction diminuera également, ce qui aura pour effet d'augmenter la durée d'enclenchement et, en conséquence, la tension de sortie.

PROTECTION CONTRE LA SURCHARGE

Les alimentations 5V et 8V disposent d'une protection contre les court-circuits ou la surcharge qui est assurée par un palpeur résistance et deux amplificateurs opérationnels (pour chaque alimentation), l'un de ceux-ci servant d'amplificateur différentiel (contacts 1, 2 et 3 de IC3 pour 8V et 12, 13 et 14 pour 5V) et l'autre de comparateur (contacts 5, 6 et 7 de IC3 pour 8V et 8, 9 et 10 pour 5V). La sortie du comparateur est réalimentée à l'entrée du limiteur de courant (contact 11) du IC. Si la tension de cette entrée excède 600 mV, l'impulsion de sortie est bloquée durant un certain "temps mort", arrêt après lequel le circuit démarre à nouveau en start lent. L'amplificateur différentiel est branché par-dessus une résistance de $10\text{ m}\Omega$ (R11 pour 8V et R12 pour 5V) qui est, pour sa part, reliée en série avec l'alimentation.

La sortie de l'amplificateur différentiel est branchée à l'entrée positive ou non inversée du comparateur (contact 5 de IC3 pour 8V et contact 10 pour 5V). La tension sur l'entrée négative ou inversée (contact 6 de IC3 pour 8V et contact 9 pour 5V) est placée sur 6V pour les deux alimentations. Cela signifie que la tension à l'entrée positive ne doit pas dépasser 6V en utilisation normale, ceci pour les deux alimentations. Le gain de l'amplificateur différentiel est déterminé par la résistance de rétroaction (R28 pour 8V et R29 pour 5V) et par les résistances branchées à l'entrée positive.

Le gain de l'ampli comporte $75K / (845 + 47) = 84$ pour l'alimentation 5V et $47,5K / (845 + 47) = 53$ pour l'alimentation 8V.

La tension de sortie est représentée par l'équation suivante :

$$- \frac{R_F}{R_1} (V_2 - V_1)$$

Où R1 est la résistance contact à l'entrée positive, RF est la résistance de rétroaction, V2 - V1 est la tension par-dessus la résistance palpeur. (R11 pour 8V et R12 pour 5V). Comme V2 sera plus petit que V1 (lorsque le courant est tiré de l'alimentation), l'équation ci-dessus devient positive, ce qui signifie que la tension de sortie de l'ampli différentiel sera 112 fois (pour 8V) et 53 fois plus grande (pour 5V) que la tension par-dessus la résistance palpeur.

L'alimentation est débranchée, lorsque la tension à l'entrée positive du comparateur excède 6V. Cela signifie que le courant maximal pouvant être tiré de l'alimentation 8V avant qu'elle ne déclenche est d'environ 11,3A et d'environ 5,3A pour l'alimentation 5V.

PROTECTION CONTRE LA SURTENSION

L'alimentation 5V est protégée contre la surtension grâce à un circuit de type "crowbar" branché sur la sortie de l'alimentation.

E

Les éléments principaux de ce circuit sont une diode Zener (Dz1) et un triac TIC 116B (Th1). Lorsque la tension par-dessus la sortie de l'alimentation excède 5,6V, la diode Zener devient conductive et la tension sur l'anode augmente. Ceci a pour effet de déclencher le triac. A son tour, celui-ci conduit et court-circuite la sortie de l'alimentation. L'alimentation reste dans cet état aussi longtemps que la machine n'est pas déclenchée et enclenchée à nouveau.

ALIMENTATION PAR BATTERIE (STANDBY)

L'alimentation de secours est utilisée pour les RAM CMOS. Dès que l'alimentation est enclenchée, la tension est fournie à l'alimentation du Standby par le transistor Tr4 à partir de l'alimentation 5V. La base de ce transistor est maintenue à environ 3V par les deux batteries branchées en série et, comme l'émetteur est maintenu à peu près à 5V, ce transistor conduit. Ceci signifie que la tension de sortie est d'environ 5V. Le courant de base sert également comme faible courant de charge pour les accumulateurs au nickel-cadmium.

Lorsque la machine est déclenchée, les batteries servent à alimenter les RAM CMOS par le transistor Tr5. La tension de sortie chute alors à environ 3V. Les diodes branchées sur les batteries assurent la protection contre une inversion de tension, car les batteries peuvent inverser leur polarité si on en tire du courant alors qu'elles sont complètement déchargées.